

## TR-G8262

### 「同期イーサネット機器従属クロックの タイミング特性」の技術レポート

Technical Report on Timing characteristics of a  
synchronous Ethernet equipment slave clock

第1版

2015年2月24日制定

一般社団法人  
情報通信技術委員会

THE TELECOMMUNICATION TECHNOLOGY COMMITTEE

本書は、一般社団法人情報通信技術委員会が著作権を保有しています。  
内容の一部又は全部を一般社団法人情報通信技術委員会の許諾を得ることなく複製、転載、改変、転用及びネットワーク上での送信、配布を行うことを禁止します。

## 目 次

I. 同期イーサネット機器従属クロックのタイミング特性の技術レポート .....	- 4 -
1. はじめに .....	- 4 -
2. 調査報告概要 .....	- 4 -
3. 今後の進め方 .....	- 4 -
II. 概要説明 .....	- 7 -
III. 調査対象勧告和訳 .....	- 18 -

## 1. 同期イーサネット機器従属クロックのタイミング特性の技術レポート

### 1. はじめに

ITU-Tにおいては、パケットネットワークにおけるネットワーク同期に関連する複数の勧告を発行している。モバイル通信網のバックボーン向けの技術としてパケットネットワークにおける同期技術が注目され、国際標準化や市場へのシステム導入が活発化している。TTCでは、このような背景を考慮し、関連するITU-T勧告の技術概要と翻訳を日本国内に広めることにより、本分野での産業界への貢献を目指している。本技術レポートではITU-T G.8262/Y.1362 勧告「同期イーサネット機器従属クロックのタイミング特性”Timing characteristics of synchronous Ethernet equipment slave clock”」の調査結果を報告する。

### 2. 調査報告概要

本勧告は同期イーサネットをサポートする同期ネットワークにおけるクロック分配のために、そのネットワーク中の機器に用いられるタイミングデバイスに対する下記の要求事項を提示している。

- クロック精度
- 発生雑音
- 雑音耐力
- 雑音伝搬
- 過渡応答およびホールドオーバ性能
- インタフェース

第6章では、本勧告が対象とする2つの周波数精度要求(synchronous Ethernet Equipment Clock(EEC) Option 1 および2)について説明している。EEC-Option 1は、2048kbit/s ハイアラーキに最適化されたネットワークと相互作用するようにデザインされた同期イーサネット機器に適用され、EEC-Option 2は1544kbit/s ハイアラーキに最適化されたネットワークと相互作用するようにデザインされた同期イーサネット機器に適用される。第7章では、プルイン、ホールドイン、プルアウトレンジについて規定している。第8章ではEECから発生する雑音としてロックモードでのワンダ、ロックされていない状況でのワンダ、bitrateが1G、10G、および、25Gの同期イーサネットに対するジッタについて説明している。第9章ではEECの雑音耐力として、ワンダ耐力および1G、10Gおよび25Gの同期イーサネットに対するジッタ耐力について規定している。第10章ではEECの雑音伝搬について規定している。第11章ではEEC出力での位相の過渡応答性能およびホールドオーバ性能について概説しており、短期的な位相の過渡応答、長期的な位相の過渡応答（ホールドオーバ）、入力信号断に対する位相応答、位相不連続性に対する要求を規定している。第12章ではEECが収容されるイーサネット装置の同期入出力インタフェースについて概説している。

第12章以降はAppendix I～Vが示されているが、勧告としての強制力を持たないため、本文では和訳は提供せずITU-T G.8262/Y.1362(01/15)勧告の原文のままを示している。

### 3. 今後の進め方

モバイル通信網のバックボーンのアプリケーションとしてパケットネットワークでの同期技術が注目され、市場へのシステム導入や活発な国際標準化活動の背景から本勧告の調査を行った。今回調査を行ったITU-T G.8262/Y.1362 勧告は同期イーサネット用タイミングデバイスへの最低限の要求事項アウトラインを示しているが、本勧告に含まれていない本国特有の技術の展開などが計画されていないので、現時点でのTTC標準化は見送ることとした。

今後は、国内の市場からの要求を鑑みながらパケットネットワークにおける同期技術に関する他勧告 (ITU-T G.826x 勧

告および G.827x 勧告) の調査を継続して行う予定である。

<参考>

(1) 国際勧告等との関連

本技術レポートは、は ITU-T G.8262/Y.1362(01/2015)を調査したものである。

(2) 上記国際勧告等に対する追加項目等

なし。

(3) 上記国際勧告等に対する変更事項

なし。

(4) 参照した国際勧告との章立て構成の相違

なし。

(5) 改版の履歴

版数	発行日	改版内容
第1版	2015年2月24日	初版発行

(6) 工業所有権

本技術レポートに関わる「工業所有権等の実施の権利に係る確認書」の提出状況は、TTC ホームページでご覧になれます。

(7) その他、利用者に有益な事項

なし。

TR-G8262

「同期イーサネット機器従属クロックのタイミング特性」  
の技術レポート

(Technical Report on Timing characteristics of a  
synchronous Ethernet equipment slave clock))

一般社団法人情報通信技術委員会 (TTC)  
情報転送専門委員会 (WG1300)  
2015/MM/DD

1

はじめに

- ITU-Tにおいては、パケットネットワークにおけるネットワーク同期に関する複数の勧告<sup>(1)</sup>を発行している。これらの勧告で標準化される同期技術はモバイル通信網のバックボーンのアプリケーションとして注目されている
- TTCにおいては、これらの勧告による技術の概要と翻訳を国内に広め、本分野での産業界への貢献を目指している
- これまでにITU-T G.8260勧告の技術レポートをTR-G8260、ITU-T G.8261勧告の技術レポートをTR-G8261として発行。
- 本技術レポートでは、同期イーサネット機器のクロック特性に関する勧告であるITU-T G.8262/Y.1362勧告<sup>(2)</sup>「同期イーサネット機器従属クロックのタイミング特性」(Timing characteristics of synchronous Ethernet equipment slave clock)の調査結果を報告する

<sup>(1)</sup> 2014年11月時点での勧告はITU-T G.8260, G.8261/Y.1361, G.8261.1/Y.1361.1, G.8262/Y.1362, G.8263/Y.1363, G.8264/Y.1364, G.8265, G.8265.1, G.8271/Y.1366, G.8271.1/Y.1366.1, G.8272/Y.1367, G.8273/Y.1368, G.8273.2/Y.1368.2, G.8275/Y.1369, G.8275.1/Y.1369.1  
詳細は本資料の3頁を参照

<sup>(2)</sup> 調査対象とした勧告はITU-T G.8262/Y.1362 (01/2015)

2

定義と用語集		G.8260 パケット網における同期の定義と用語	勧告化済	勧告化作業中
		周波数同期技術 (G.826x)	時刻・位相同期技術 (G.827x)	
基本	G.8261/Y.1361 パケット網におけるタイミングと同期		G.8271/Y.1366 パケット網における時刻・位相同期	
ネットワーク要求	同期イーサネットに対するジッタ・ワクタ (G.8261) G.8261.1/Y.1361.1 遅延揺らぎネットワーク制限		G.8271.1/Y.1366.1 ネットワーク要求	
加ック	G.8262/Y.1362 同期イーサネット装置従属加ックのタイミング特性 G.8263/Y.1363 パケットベースの装置とサービスのタイミング特性 <b>本レポート</b>		G.8272/Y.1367 プライマリ・リファレンス・タイムに対するタイミング特性 G.8273/Y.1368 位相と時刻クロックのフレームワーク G.8273.1 パケット・マスター・加ックのタイミング G.8273.2 テレコム・パケット・リ・加ックのタイミング G.8273.3 テレコム・トランスポート・加ックのタイミング	
方式	G.8264/Y.1364 パケット網上でのタイミング情報分配 G.8265 パケットベースの周波数分配アーキテクチャと要求		G.8275/Y.1369 パケットベースの時刻と位相の分配	
プロファイル	G.8265.1 PTP テレコム プロファイル		G.8275.1 PTP テレコム プロファイル #1 G.8275.2 PTP テレコム プロファイル #2	

3

## TR-G8262の要旨

- ITU-T G.8262/Y.1362勧告に相当するTR-G8262では同期イーサネットに  
従属するタイミングクロックの下記に対する要求事項を提示
  - ✓ クロック精度
  - ✓ 雑音伝搬
  - ✓ ホールドオーバー性能
  - ✓ 雑音耐力
  - ✓ 発生雑音
  - ✓ インタフェース

4



TR-G8262目次構成		(参考) ITU-T G.8262/Y.1362 Table of contents	
章	タイトル	Clause	Title
1	範囲	1	Scope
2	参照	2	References
3	定義	3	Definitions
4	略語と頭字語	4	Abbreviations and acronyms
5	慣例	5	Conventions
6	周波数精度	6	Frequency accuracy
7	プルイン、ホールドインおよびプルアウトレンジ	7	Pull-in, hold-in, and pull-out ranges
8	発生雑音	8	Noise generation
9	雑音耐力	9	Noise tolerance
10	雑音伝搬	10	Noise transfer
11	短期的な位相の過渡応答	11	Short-term phase transient response
12	インタフェース	12	Interface
		Appendix I	Hybrid network elements (NEs) using STM-N and Ethernet (ETY) interfaces
		II	Relationship between requirements contained in this Recommendation and other key synchronization-related Recommendations
	注) ITU-T G.8262/Y.1362勧告のAppendixは参考情報であり強制力のある勧告とはみなされないため本TRでの報告の対象外とした	III	List of Ethernet interfaces applicable to synchronous Ethernet
		IV	Considerations related to synchronous Ethernet over 1000BASE-T and 10GBASE-T
		V	Considerations for measuring noise transfer for EEC-Option 2 clocks

5

## 第1章 Scope – 本勧告が対象とする領域

同期イーサネット従属クロック機器に対する最低限の要求事項のアウトラインを提示

- 要求事項:
  - ✓ クロック精度
  - ✓ 雑音伝搬
  - ✓ ホールドオーバー性能
  - ✓ 雑音耐力
  - ✓ 発生雑音
  - ✓ インタフェース
- 同期方式はPRC方式およびマスタースレーブ方式に適用
- 同期イーサネットとしては2つのオプション
  - ✓ EEC Option 1 :2048kbit/s階層構造ネットワークに対応
  - ✓ EEC Option 2 :1544kbit/s階層構造ネットワークに対応

6

### □ EEC Option1およびOption2それぞれに適用されるクロック品質

EEC Option 1 : 2048kbit/s階層構造ネットワークに対応

EEC Option 2 : 1544kbit/s階層構造ネットワークに対応

規定項目	EEC Option1	EEC Option2	備考
周波数精度	<4.6ppm(自走時)	<4.6ppm(Holdover over a time period of 1year)	Op1 : この精度の期間はFFS。1月および1年間が推奨値 Op2:30日の同期動作継続後適用
Pull-in range	±4.6ppm <	±4.6ppm <	
Pull-out range	FFS	N.A.	Op1:±4.6ppm<を推奨
Hold-in range	Not required	±4.6ppm <	

7

## 第8章 発生雑音 (1/4)

- 本章ではEECにおけるワンド、ジッタ制限について規定する
  - ✓ 8.1章 ロックモードでのEEC オプション 1, 2 におけるワンド(MTIE, TDEV) 制限を規定  
ただし、温度影響に関してはオプション 1 のTDEVはFFS、オプション 2 の記載なし
  - ✓ 8.2章 ロックなしモードのEECオプション 1, 2 におけるワンド(MTIE, TDEV) 制限を規定  
⇒ ランダム雑音成分は周波数オフセットの様な確定的影響に比べ微少である。  
(ワンド効果に関しては11.2章に含まれる)
  - ✓ 8.3章 ロックなしモードのEEC オプション 1, 2 におけるジッタ制限を規定  
⇒ 測定技法に関してはIEEE802.3に定義されるが、適用可能性はFFS

8

## 第 8 章 発生雑音 (2/4)

### □ EECロックモードのオプション1におけるワンド (MTIE, TDEV) 制限

EECオプション1のMTIE:温度一定(±1K以内)

MTIE limit [μs]	Observation interval τ [s]
48	0.1 < τ ≤ 1
40 τ <sup>0.1</sup>	1 < τ ≤ 100
25.25 τ <sup>0.1</sup>	100 < τ ≤ 1000

EECオプション1のTDEV:温度一定(±1K以内)

TDEV limit [μs]	Observation interval τ [s]
32	0.1 < τ ≤ 25
8.8 τ <sup>0.1</sup>	25 < τ ≤ 100
6.4	100 < τ ≤ 1000

EECオプション1のMTIE:温度影響有り

Additional MTIE allowance [μs]	Observation interval τ [s]
0.5 τ	τ ≤ 100
58	τ > 100

EECオプション1のTDEV:温度影響有り

Additional TDEV allowance [μs]	Observation interval τ [s]
FFS	FFS
FFS	FFS

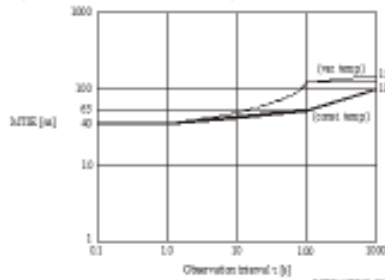


図1 - EEC-Option 1に対するワンド生成(MTIE)

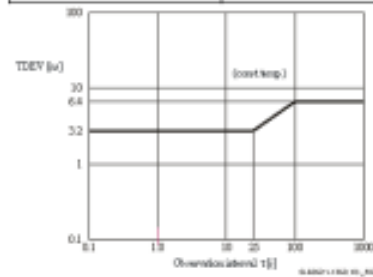


図2 - 一定温度でのEEC-Option 1に対するワンド生成(TDEV)

9

## 第 8 章 発生雑音 (3/4)

### □ EECロックモードのオプション2におけるワンド (MTIE, TDEV) 制限

EECオプション2のMTIE:温度一定(±1K以内)

MTIE limit [μs]	Observation interval τ [s]
38	0.1 < τ ≤ 1
20 τ <sup>0.1</sup>	1 < τ ≤ 10
88	10 < τ ≤ 1000

EECオプション2のTDEV:温度一定(±1K以内)

TDEV limit [μs]	Observation interval τ [s]
3.2 τ <sup>-0.3</sup>	0.1 < τ ≤ 25
1	25 < τ ≤ 40
8.32 τ <sup>0.3</sup>	40 < τ ≤ 1000
10	1000 < τ ≤ 10 000

温度影響有りに関しては記載なし。

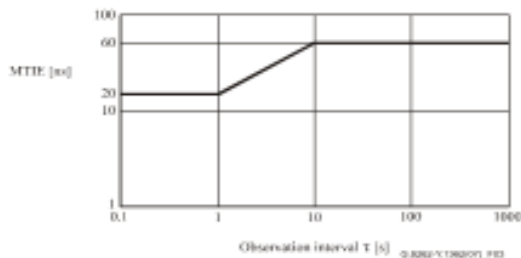


図3 - 一定温度でのEEC-Option 2に対するワンド生成(MTIE)

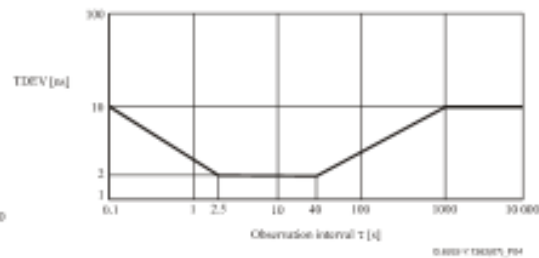


図4 - 一定温度でのEEC-Option 2に対するワンド生成(TDEV)

10

## 第8章 発生雑音 (4/4)

### □ EECロックモードのOption 1&2におけるジッタ制限

✓ 同期イーサネットに対して ⇒ 下記の表に従う

インタフェース	測定フィルタ	peak-to-peak振幅(UI)
1G (注 1, 2, 4, 5)	2.5 kHz to 10 MHz	0.50
10G (注 1, 3, 4, 5)	20 kHz to 80 MHz	0.50
25G (注 1, 4, 5, 6)	20 kHz to 200 MHz	1.2

注1 – 同期イーサネットに対する高い帯域でのジッタ要求は規定されていない。本表において規定される同期イーサネット広帯域ジッタ要求に加えて、関連するIEEE 802.3ジッタ要求は満足されるべきである。[IEEE 802.3]は測定方法を定義している。同期ネットワーク環境におけるこれらの測定方法に対する応用性は今後の検討課題である。

注2 – 1Gは1000BASE-KX, -SX, LXを含む。マルチレーンインタフェースは今後の検討課題である。

注3 – 10Gは10GBASE-SR/LR/ER, 10GBASE-LRM, 10GBASE-SW/LW/EW, そして、40GBASE-KR4/CR4/SR4/LR4および100GBASE-CR10/SR10を含む10Gレーンから構成されるマルチレーンインタフェースを含む。

注4 – 25Gは100BASE-LR4/ER4を含む25Gレーンから構成されるマルチレーンインタフェースを含む。

注5 – 1G (1000BASE-KX, -SX, -LX): 1 UI = 0.8 ns

10G(10GBASE-SR/LR/ER, -LRM, 40GBASE-KR4/SR4/LR4, 100GBASE-CR10/SR10): 1 UI = 96.97

10G(10GBASE-SW/LW/EW): 1 UI = 100.47 ps

25G(100GBASE-LR4/ER4): 1 UI = 38.79 ps

注6 – 25Gレーンに対するpeak-to-peakジッタ振幅は0.5UIから1.2UI増加する、すなわち2.4倍になる。この増加を抑圧するために、10Gに対して用いられる高域透過コーナー周波数は最初に10Gからのラインレートの増加を考慮するために2.5倍だけ増加されるべきであり、そして、振幅の増加を考慮するために2.4倍だけ減らされる。これは20.833 kHzの高域透過コーナー周波数を得て、利便性を考えて20kHzへ丸められる。低い値への近似は極かに厳しくする。

✓ 2048kHz, 2048kbit/s, 1544kbit/sおよびSTM-Nインタフェースに対して

⇒ ITU-T G.813勧告 第7.3章の規定に従う

11

## 第9章 雑音耐力 (1/3)

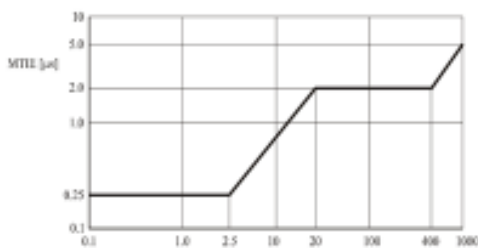
### ■ EEC雑音耐力は、クロック入力の最小位相雑音レベルで表す

• ワンダー耐力は、EECが以下の状態である条件で、EECの入力クロックに許容されるノイズワンダーである。(MTIE もしくはTDEV 規格マスク)

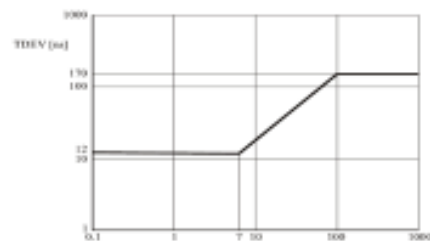
- ✓ 規定された動作制限内にクロックを維持。正確な動作制限はFFS
- ✓ アラームが発生しない
- ✓ 予備の参照信号への切替が発生しない
- ✓ ホールドオーバー状態が発生しない

### ■ Option 1 入力ワンダー耐力(下表)

MTIE (μs)	測定間隔 $\tau$
0.25	$0.1 < \tau \leq 2.5$
$0.1 \tau$	$2.5 < \tau \leq 20$
2	$20 < \tau \leq 400$
$0.005 \tau$	$400 < \tau \leq 1000$



TDEV (ns)	測定間隔 $\tau$
12	$0.1 < \tau \leq 7$
$1.7 \tau$	$7 < \tau \leq 100$
170	$100 < \tau \leq 1000$



12

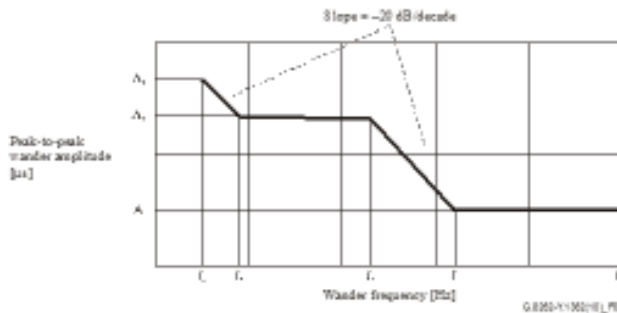
# 第9章 雑音耐力 (1/3)

## ■ Option 1 最大許容制限曲線入力ワンダー下限値

Peak-to-peakのワンダ振幅		
$A_1$ [ $\mu$ s]	$A_2$ [ $\mu$ s]	$A_3$ [ $\mu$ s]
0.25	2	5

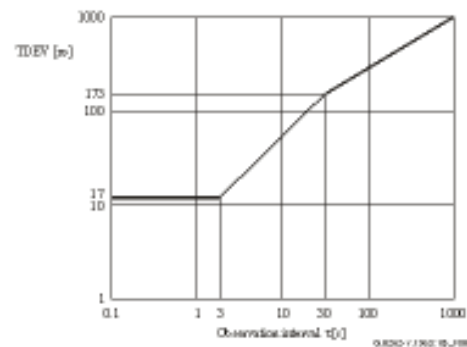
  

ワンダ周波数				
$f_4$ [mHz]	$f_3$ [mHz]	$f_2$ [mHz]	$f_1$ [Hz]	$f_0$ [Hz]
0.32	0.8	16	0.13	10



## ■ Option 2 入力ワンダー耐力(TDEV)

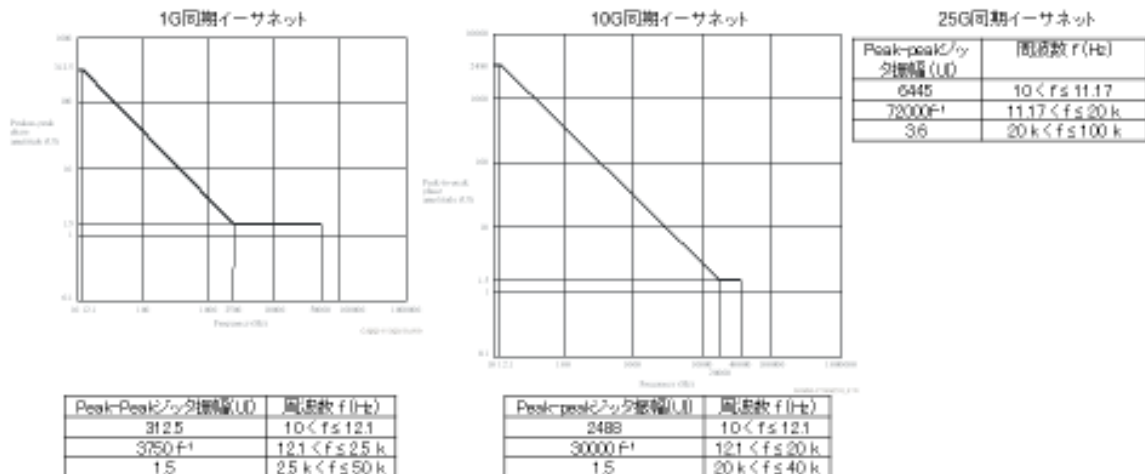
TDEV制限 [ns]	測定間隔 $\tau$ [s]
17	$0.1 < \tau \leq 3$
$5.77 \tau$	$3 < \tau \leq 30$
$31.6325 \tau^{0.5}$	$30 < \tau \leq 1000$



# 第9章 雑音耐力 (3/3)

## ■ ジッタ耐力

■ 同期イーサネットに対して ⇒ 下記の図および表に従う

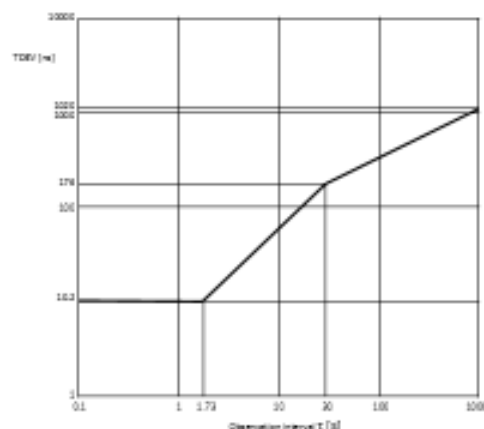


- 2048kHz, 2048kbit/s, 1544kbit/sおよびSTM-Nインターフェースに対して
  - 2048kHz, 2048kbit/s ⇒ ITU-T G.813勧告 第8.2章 Option 1の定義に従う
  - 1544kbit/s ⇒ ITU-T G.813勧告 第8.2章 Option 2の定義に従う
  - STM-N ⇒ ITU-T G.825勧告に従う

## ■ノイズ伝搬特性

- ノイズ伝搬特性は、EECの低域通過フィルタとしての特性である。EECは、実際の入力位相と参照信号からの理想入力位相との差分をフィルタリング(低域通過)する。通過帯域での位相利得は0.2dB以下に規定されている。
  - Option 1: EECの最小帯域は1Hz、最大帯域が10Hzに規定
  - Option 2: 本スライド p.12およびp.13の入力ワンドアー耐性(TDEV)を満足するイーサネットおよびSTM-Nタイミング信号が入力された時、下記のTDEV制限を規定。

TDEV制限 [ms]	測定間隔 $\tau$ [s]
102	$0.1 < \tau \leq 1.73$
$5.88 \tau$	$1.73 < \tau \leq 30$
$32.26 \tau^{0.8}$	$30 < \tau \leq 1000$



15

# 第11章 短期的な位相の過渡応答

## ●11.1 短期的な位相の過渡応答

- 参照信号の位相跳躍持続時間と位相誤差との関係

## ●11.2 長期位相過渡応答(ホールドオーバ)

- 自律持続状態に陥った場合に過渡安定性を維持するための位相誤差に対するEEC-Option 1及びEEC-Option 2での要求条件

## ●11.3 入力信号中断に対する位相応答

- 位相同期時に許容される周波数離調変動に対する制限

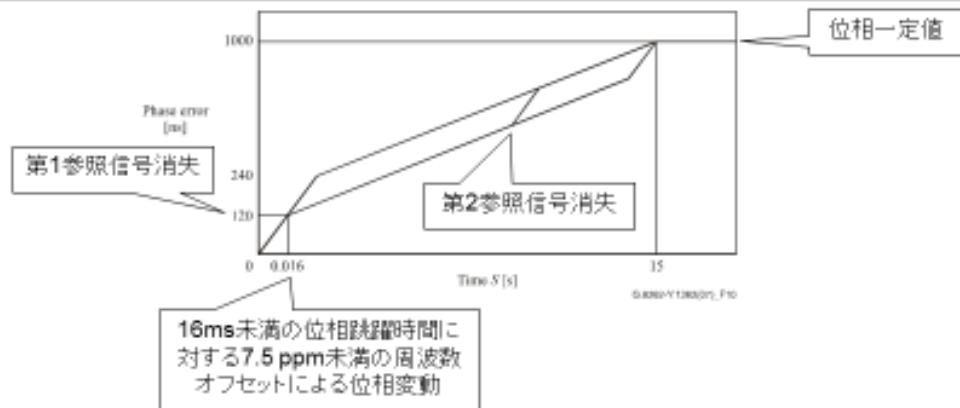
## ●11.4 位相不連続性

- EEC-Option 1及びEEC-Option 2に対する

16

## 11.1 短期的な位相の過渡応答

EEC参照クロックの位相跳躍に起因する最悪ケースでの位相の動作例  
(EEC-Option1に対する位相スイッチングによる位相の最大遷移)



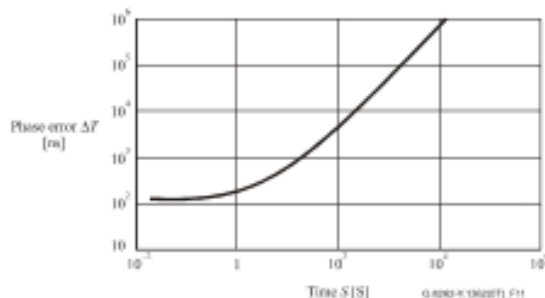
位相誤差は15秒までの如何なる時間間隔Sに対しても $\Delta t + 5 \times 10^{-15} \times S$ を超えてはならない。 $\Delta t$ は位相跳躍に要する時間。

入力同期信号が15秒以上失われる場合は11.2の要求項目が適用される

## 11.2 長期位相過渡応答（自律持続状態）

### •EEC-Option 1

参照信号を失った瞬間における入力信号に関するEECの出力における位相誤差 $\Delta T$ は、いかなる $S > 15$ 秒となる期間においても、以下の限界を超えてはならない。



$$\Delta T(S) = \left( a_1 S + \frac{b}{2} S^2 + c \right) \quad [\text{ns}]$$

- 注1- 周波数オフセット $a_1$ (は $5 \times 10^{-4}$ (0.05 ppm)に相当する初期オフセットを表す。  
注2- 変動 $b$ は経年変化の影響に相当する。  
注3- 位相オフセット $c$ は自律持続状態での過渡状態で生ずる可能性がどのような位相オフセットをも包括する。

### •EEC-Option 2

参照信号を失った瞬間からのスレーブクロックの出力において、位相誤差 $\Delta x$ は、いかなる $S$ 秒の間においても、以下を満たす必要がある。

$$\begin{aligned} |\Delta x(S)| &\leq \{a_1 + a_2\}S + 0.5bS^2 + c \quad [\text{ns}] \\ |d(\Delta x(S))/dS| &\leq \{a_1 + a_2 + bS\} \quad [\text{ns/s}] \\ |d^2(\Delta x(S))/dS^2| &\leq d \quad [\text{ns/s}^2] \end{aligned}$$

- 注1-  $a_1$ は一定温度下( $\pm 1$  K)における初期周波数オフセットである。  
注2-  $a_2$ はクロックが自律持続状態に陥った後の温度変化を表す。  
注3- 変動 $b$ は平均的な周波数ドリフトを表しており、経年変化により起こる。  
注4- 位相オフセット $c$ は自律持続状態での過渡状態で生ずる付加的な位相オフセットを表す。  
注5-  $d$ は自律持続状態において一定温度下で許容される最大周波数ドリフトを表している。

Apply for	EEC-Option 2
$a_1$ (ns/s)	50
$a_2$ (ns/s)	500
$b$ (ns/s <sup>2</sup> )	$4.63 \times 10^{-7}$
$c$ (ns)	1000
$d$ (ns/s <sup>2</sup> )	$4.63 \times 10^{-7}$
TBD	To be defined

自律持続状態における過渡応答の仕様 18



•EEC-Option 1

同期に対する短期中断に対して参照信号にスイッチングを起こさない入力信号に対して、最大16msに対して7.5 ppmの最大オフセットのもと、出力位相変動は120nsを超えてはならない。

•EEC-Option 2

今後更なる研究が必要となる。

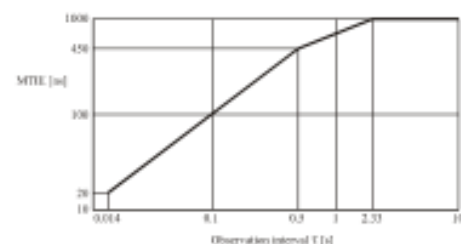
### 11.4 位相不連続性

同期のイーサネット装置時計の範囲内の不定期内部テストまたは他の内部障害の場合には、以下の条件は満たされる必要がある：

- 16(ms)までのいかなる期間S(ms)内の位相変動は7.5 S nsを超えてはならない。
- 16(ms)から2.4秒までのいかなる期間S(ms)内の位相変動は2.4sを超えてはならない。
- 2.4秒以上の期間に対して、2.4秒間隔の位相変動は7.5 ppm以上1μsまでの一時的なオフセットを伴って、120nsを超えてはならない。

スレーブクロック内の不定期内部テストまたは調整の場合には、表12で指定されるように、EEC-Option 2の出力において位相の過渡応答はMTIEの仕様を満たさなければならない。

MTIE [ppm]	Observation interval τ [s]
Nt specific	$\tau \geq 0.01$
(7.6+88τ)	$0.01 < \tau \leq 0.5$
(30+30τ) <sup>2</sup>	$0.5 < \tau \leq 2.33$
300	$2.33 < \tau$





## ■イーサネット装置の同期入出力インタフェース

- 1544-kbit/s interfaces according to [ITU-T G.703];
- 2048-kHz external interfaces according to [ITU-T G.703];
- 2048-kbit/s interfaces according to [ITU-T G.703];
- STM-N traffic interfaces (for hybrid NEs);
- 64-kHz interface according to [ITU-T G.703];
- 6312-kHz external interfaces according to [ITU-T G.703];
- synchronous Ethernet interfaces.

## ■外部同期インタフェース

External interface type	Supports
[ITU-T G.703]-based 2.048 MHz/2.048 Mbit/s 1.544 MHz/1.544 Mbit/s	周波数をサポートする古いまたは初期の構造 注 - SDHに基づくレガシー構造から既存のSSU機能を再利用する基幹系規模の初期同期イーサネット構造への移行を可能にする。
Synchronous Ethernet (rate TBD)	周波数の初期必要条件

21

# TR-G8262 調査結果まとめ

- 同期イーサネット用タイミングデバイスへの最低限の要求事項アウトラインを提示
- クロックの要求事項を定義
  - ✓ クロック精度
  - ✓ 雑音伝搬
  - ✓ ホールドオーバ性能
  - ✓ 雑音耐力
  - ✓ 発生雑音
  - ✓ インタフェース
- 規格値自体はSDHのジッタワンド規格に準拠(SDH機器との相互接続を可能とするため)
- 本報告で調査を行った技術はパケットネットワークにおける同期技術（モバイル通信網のバックボーンなどが適用先）が注目され重要な技術となっている。しかし、国内特有の技術の展開などが計画されていないので、現時点でのTTC標準化は見送ることにした。  
一方、上記のとおりモバイル通信領域において重要な技術であるので、国内へ情報展開、および、今後の動向監視のために技術レポート化することにした。

22

### III. 調査対象勧告和訳

#### 同期イーサネット機器従属クロックのタイミング特性

##### 概要

ITU-T 勧告 G.8262/Y.1362 は同期イーサネットに使用される同期ネットワーク機器タイミングデバイスのための要求事項のアウトラインを提示する。この勧告はクロックのための要求事項、例えば、帯域幅、周波数精度、ホールドオーバーおよび発生雑音、を定義する。

Edition	Recommendation	Approval	Study Group
1.0	ITU-T G.8262/Y.1362	2007-08-13	15
1.1	ITU-T G.8262/Y.1362 (2007) Amend. 1	2008-04-29	15
1.2	ITU-T G.8262/Y.1362 (2007) Amend.2	2010-01-13	15
2.0	ITU-T G.8262/Y.1362	2010-07-29	15
2.1	ITU-T G.8262/Y.1362 (2010) Amd. 1	2012-02-13	15
2.2	ITU-T G.8262/Y.1362 (2010) Amd. 2	2012-10-29	15
3.0	ITU-T G.8262/Y.1362	2015-01-12	15

##### Keywords

Clock, jitter, synchronization, wander.

## 目 次

1	範囲.....	- 22 -
2	参照.....	- 22 -
3	定義.....	- 23 -
4	略語および頭字語.....	- 23 -
5	慣例.....	- 24 -
6	周波数精度.....	- 24 -
6.1	EEC-OPTION 1.....	- 24 -
6.2	EEC-OPTION 2.....	- 25 -
7	プルイン、ホールドインおよびプルアウトレンジ.....	- 25 -
7.1	プルインレンジ.....	- 25 -
7.1.1	EEC-Option 1.....	- 25 -
7.1.2	EEC-Option 2.....	- 25 -
7.2	HOLD-IN RANGE ホールドインレンジ.....	- 25 -
7.2.1	EEC-Option 1.....	- 25 -
7.2.2	EEC-Option 2.....	- 25 -
7.3	プルアウトレンジ.....	- 25 -
7.3.1	EEC-Option 1.....	- 25 -
7.3.2	EEC-Option 2.....	- 25 -
8	発生雑音.....	- 25 -
8.1	ロックモードでのワンダ.....	- 26 -
8.1.1	EEC-Option 1.....	- 26 -
8.1.2	EEC-Option 2.....	- 27 -
8.2	ロックされないワンダ.....	- 28 -
8.3	ジッタ.....	- 28 -
8.3.1	EEC-Option 1 および EEC-Option 2.....	- 29 -
9	雑音耐力.....	- 30 -
9.1	ワンダ耐力.....	- 30 -
9.1.1	EEC-Option 1.....	- 30 -
9.1.2	EEC-Option 2.....	- 32 -
9.2	ジッタ耐力.....	- 33 -
9.2.1	EEC-Option 1 と EEC-Option 2.....	- 33 -
10	雑音伝搬.....	- 36 -
10.1	EEC-OPTION 1.....	- 36 -
10.2	EEC-OPTION 2.....	- 36 -
11	過渡応答及びホールドオーバ性能.....	- 37 -

11.1	短期的な位相の過渡応答 .....	- 37 -
11.1.1	EEC-Option 1 .....	- 37 -
11.1.2	EEC-Option 2 .....	- 38 -
11.2	長期位相過渡応答（ホールドオーバ） .....	- 38 -
11.2.1	EEC-Option 1 .....	- 39 -
11.2.2	EEC-Option 2 .....	- 39 -
11.3	入力信号中断に対する位相応答 .....	- 41 -
11.3.1	EEC-Option 1 .....	- 41 -
11.3.2	EEC-Option 2 .....	- 41 -
11.4	位相不連続性 .....	- 41 -
11.4.1	EEC-Option 1 .....	- 41 -
11.4.2	EEC-Option 2 .....	- 41 -
12	インタフェース .....	- 42 -
12.1	外部同期インタフェース .....	- 42 -
APPENDIX I HYBRID NETWORK ELEMENTS (NES) USING STM-N AND ETHERNET (ETY) INTERFACES.....		- 44 -
APPENDIX II RELATIONSHIP BETWEEN REQUIREMENTS CONTAINED IN THIS RECOMMENDATION AND OTHER KEY SYNCHRONIZATION-RELATED RECOMMENDATIONS .....		- 45 -
APPENDIX III LIST OF ETHERNET INTERFACES APPLICABLE TO SYNCHRONOUS ETHERNET .....		- 46 -
APPENDIX IV CONSIDERATIONS RELATED TO SYNCHRONOUS ETHERNET OVER 1000BASE-T AND 10GBASE-T - 50 -		
APPENDIX V CONSIDERATIONS FOR MEASURING NOISE TRANSFER FOR EEC-OPTION 2 CLOCKS .....		- 52 -
BIBLIOGRAPHY .....		- 53 -

## 序論

同期イーサネット方式はプライマリ・リファレンス・クロック(PRC)分配方式、または、プライマリ・リファレンス・タイム・クロック(PRTC)分配方式（たとえば、全地球的航法衛星システム(GNSS)に基づく）を参照する。また、同期物理層（たとえば、ETY, STM-N など）を使ったマスタースレーブ方式を参照する。これらの方法は TDM およびモバイル・バックホールネットワークを同期するために広く実装されている。

## 同期イーサネット機器従属クロックのタイミング特性

### 1 範囲

この勧告は同期イーサネットをサポートする同期ネットワーク機器に使われるタイミングデバイスに対する最低限の要求事項を概説する。それはネットワークシンクロナスラインコード方式(同期イーサネットなど)をベースとしたクロック分配をサポートする。

この勧告は EEC (オプション 1 または 2) が別のネットワーク機器クロックやより高品質のクロックから与えられるときにも、適切なネットワークオペレーションを考慮する。

この勧告にはクロック精度、雑音伝搬、ホールドオーバー性能、雑音耐力、発生雑音の要求事項が含まれる。これらの要求事項は機器が規定する正常な環境条件下で適用される。

この勧告は同期イーサネットの 2 つのオプションを含む。第一のオプション(EEC-Option 1 として参照される)は、2048kbit/s ハイアラキに最適化されたネットワークと相互作用するようにデザインされた同期イーサネット機器に適用される。これらのネットワークは[ITU-T G.803]の図 8-5 に詳述されるような最悪条件の同期リファレンス鎖を許容する。第 2 のオプション (EEC-Option 2 として参照される) は、1544kbit/s ハイアラキに最適化されたネットワークと相互作用するようにデザインされた同期イーサネット機器に適用される。これらのネットワークのための同期リファレンス鎖は[ITU-T G.813]付録 II.3 で定義される。

同期イーサネット従属クロック要求事項は一つのオプションに特徴づけられたすべての要求事項に従うべきである。そして、EEC-Option 1 と Option 2 の両方の要求事項をミックスするべきではない。一つの要求事項が詳述される節では、要求事項は 2 つのオプションに共通である。EEC-Option 1 と 2 が将来協調されるべきであることは間違いない。同期イーサネットの確かな目的は[ITU-T G.813]に基づく既存の同期ネットワークとの相互接続である。

EEC-Option 1 に基づく同期イーサネットと EEC-Option 2 に基づく同期イーサネット間の相互作用にはより注意深い考慮がなされるべきである。

いくつかの同期イーサネット NE はより高品質のクロックを持っているかもしれない。この勧告は同期イーサネット機器(EEC-Option 1 または 2)が別の同期イーサネット機器(オプションのように)か、SEC かより高品質の CLK から与えられる時にも、適切なネットワークオペレーションを考慮する。階層的なタイミング分配は同期イーサネットネットワークに勧められる。タイミングは自走/ホールドオーバーモードに陥った同期イーサネットからより高品質のクロックへ渡されるべきではない。なぜなら、より高品質のクロックは障害状況化で同期イーサネット信号に追従すべきではないから。

再生器/中継器などのあるイーサネット機器は同期イーサネットを通した伝送タイミングに対しルーティング機能を提供するに違いない。これらの機器は今後の検討課題である。

### 2 参照

以下の ITU-T 勧告と参考文献は本文中での参照を通して、本勧告の規定を構成する規定を含む。出版時においては、以下に示された版が有効である。全勧告と他の参考文献は改訂される。従って、本勧告の読者は以下の勧告と参考文献の最新版の適用の可能性を調査することを推奨する。現在有効な ITU-T 勧告の一覧は正規に発行されている。本勧告内の文章での参照は独立した文章としてその勧告に地位を与えるものではない。

- [ITU-T G.703] Recommendation ITU-T G.703 (2001), *Physical/electrical characteristics of hierarchical digital interfaces.*
- [ITU-T G.781] Recommendation ITU-T G.781 (1999), *Synchronization layer functions.*
- [ITU-T G.783] Recommendation ITU-T G.783 (2006), *Characteristics of synchronous digital hierarchy (SDH) equipment functional blocks.*

- [ITU-T G.801] Recommendation ITU-T G.801 (1988), *Digital transmission models*.
- [ITU-T G.803] Recommendation ITU-T G.803 (2000), *Architecture of transport networks based on the synchronous digital hierarchy (SDH)*.
- [ITU-T G.810] Recommendation ITU-T G.810 (1996), *Definitions and terminology for synchronization networks*.
- [ITU-T G.811] Recommendation ITU-T G.811 (1997), *Timing characteristics of primary reference clocks*.
- [ITU-T G.812] Recommendation ITU-T G.812 (2004), *Timing requirements of slave clocks suitable for use as node clocks in synchronization networks*.
- [ITU-T G.813] Recommendation ITU-T G.813 (2003), *Timing characteristics of SDH equipment slave clocks (SEC)*.
- [ITU-T G.822] Recommendation ITU-T G.822 (1988), *Controlled slip rate objectives on an international digital connection*.
- [ITU-T G.823] Recommendation ITU-T G.823 (2000), *The control of jitter and wander within digital networks which are based on the 2048 kbit/s hierarchy*.
- [ITU-T G.824] Recommendation ITU-T G.824 (2000), *The control of jitter and wander within digital networks which are based on the 1544 kbit/s hierarchy*.
- [ITU-T G.825] Recommendation ITU-T G.825 (2000), *The control of jitter and wander within digital networks which are based on the synchronous digital hierarchy (SDH)*.
- [ITU-T G.8010] Recommendation ITU-T G.8010/Y.1306 (2004), *Architecture of Ethernet layer networks*.
- [ITU-T G.8261] Recommendation ITU-T G.8261/Y.1361 (2008), *Timing and synchronization aspects in packet networks*.
- [ITU-T G.8264] Recommendation ITU-T G.8264/Y.1364 (2008), *Timing distribution through packet networks*.
- [ITU-T G.8272] Recommendation ITU-T G.8272 (2012), *Timing characteristics of primary reference time clocks*.
- [ITU-T Q.551] Recommendation ITU-T Q.551 (2002), *Transmission characteristics of digital exchanges*.
- [IEEE 802.3] IEEE Standard 802.3-2012, *Information technology – Telecommunications and information exchange between systems – Local and metropolitan area networks – Specific requirements Part 3: Carrier Sense Multiple Access with Collision Detection (CSMA/CD) Access Method and Physical Layer Specifications*.

### 3 定義

本勧告の中で用いられる用語と定義は[ITU-T G.810]に包含されている。

### 4 略語および頭字語

本勧告は以下の略語および頭字語を用いる。

EEC	synchronous Ethernet Equipment Clock 同期イーサネット機器クロック
ESMC	Ethernet Synchronization Message Channel イーサネット同期メッセージチャネル
ETH	Ethernet MAC layer network

	イーサネット MAC レイヤネットワーク
ETY	Ethernet PHY layer network イーサネット PHY レイヤネットワーク
GNSS	Global Navigation Satellite System 全地球的航法衛星システム
MTIE	Maximum Time Interval Error 最大時間間隔誤差
NE	Network Element ネットワーク機器
OAM	Operation, Administration and Maintenance 運用、管理、および、保守
PRC	Primary Reference Clock プライマリ・リファレンス・クロック
PRTC	Primary Reference Time Clock プライマリ・リファレンス・タイム・クロック
SDH	Synchronous Digital Hierarchy 同期デジタル・ハイアラーキ
SEC	SDH Equipment Clock SDH 機器クロック
SSM	Synchronization Message Channel 同期メッセージチャネル
SSU	Synchronization Supply Unit 同期供給ユニット
STM	Synchronous Transport Module 同期トランスポート・モジュール
TDEV	Time Deviation 時刻偏差
UI	Unit Interval 単位間隔
UTC	Coordinated Universal Time 協定世界時

## 5 慣例

本章は意図的に空白のままにしている。

## 6 周波数精度

### 6.1 EEC-Option 1

[ITU-T G.811] または[ITU-T G.8272]クロックに対し追従性のあるリファレンスに関しては、自走状態下で、EEC出力周波数精度は4.6ppm以下であること。



注意-この精度のためのタイムインターバルはFFS。1月および1年の値が提案される。

## 6.2 EEC-Option 2

ホールドオーバ条件下では、プライマリ・リファレンス・クロックに追従するリファレンスに関して、別のタイプのノードクロック出力周波数精度は一年のタイムピリオド T の間 4.6ppm を超えるべきではない。

注意-このタイムピリオドTは30日の同期動作継続後に適用される。

## 7 プルイン、ホールドインおよびプリアウトレンジ

### 7.1 プルインレンジ

#### 7.1.1 EEC-Option 1

最小のプルインレンジは $\pm 4.6\text{ppm}$ 。内部発振器の周波数オフセットがいかなる値であっても。

#### 7.1.2 EEC-Option 2

最小のプルインレンジは $\pm 4.6\text{ppm}$ 。内部発振器の周波数オフセットがいかなる値であっても。

### 7.2 Hold-in range

#### ホールドインレンジ

#### 7.2.1 EEC-Option 1

EEC-Option 1 のホールドインレンジは要求されない。

#### 7.2.2 EEC-Option 2

EEC-Option 2 のホールドインレンジは $\pm 4.6\text{ppm}$  であるべき。内部発振器の周波数オフセットがいかなる値であっても。

### 7.3 プリアウトレンジ

#### 7.3.1 EEC-Option 1

プリアウトレンジは FFS。最小値として $\pm 4.6\text{ppm}$  は推奨される。

#### 7.3.2 EEC-Option 2

プリアウトレンジは適用されない。

## 8 発生雑音

EEC の発生雑音は、理想的な入力基準信号があるか、クロックがホールドオーバの中にある時に出力で出された位相雑音の値を表す。実用的なテスト目的とする適当なりファレンスは、少なくともアウトプット要件より 10 倍安定している性能レベルを暗示している。この雑音を制限するクロックの能力はその周波数安定度によって説明される。最大時間間隔誤差(MTIE)と時刻偏差(TDEV)は雑音生成性能の説明に用いられる。

MTIE と TDEV は最大のサンプリング時間 $t_0$ の 1/30 秒における 10Hz の一次測定ローパスフィルタを通した測定と等しい。TDEV の最小の測定期間は全体期間の 12 倍です( $T = 12\tau$ )。

## 8.1 ロックモードでのワンダ

### 8.1.1 EEC-Option 1

EEC が同期動作のロックモードでのワンダなしのリファレンスであり、温度が一定(±1K 以内)ならば、[ITU-TG.810]の図 1a において定義された同期クロックコンフィギュレーションを用いて測定された MTIE は表 1 中の限界を持つべきである。:

表1 – 一定温度でのEEC-Option 1のワンダ生成(MTIE)

MTIE制限[ns]	測定間隔 $\tau$ [s]
40	$0.1 < \tau \leq 1$
$40 \tau^{0.1}$	$1 < \tau \leq 100$
$25.25 \tau^{0.2}$	$100 < \tau \leq 1000$

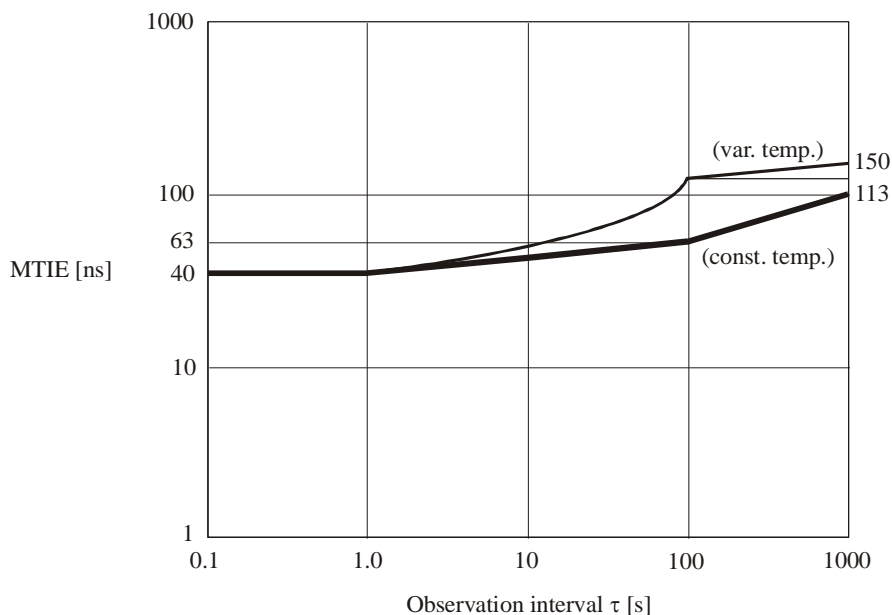
その結果生じる必要条件は図 1 における太実線によって示される。

温度影響が含まれる場合、シングル EEC の合計 MTIE 寄与での許容差は表 2 中の値によって増大する。

表2 – 温度の影響を持つEEC-Option 1に対する追加ワンダ生成(MTIE)

追加MTIE許容	測定間隔 $\tau$ [s]
$0.5 \tau$	$\tau \leq 100$
50	$\tau > 100$

その結果生じる必要条件は図 1 における細実線により示される。



G.8262-Y.1362(10)\_F01

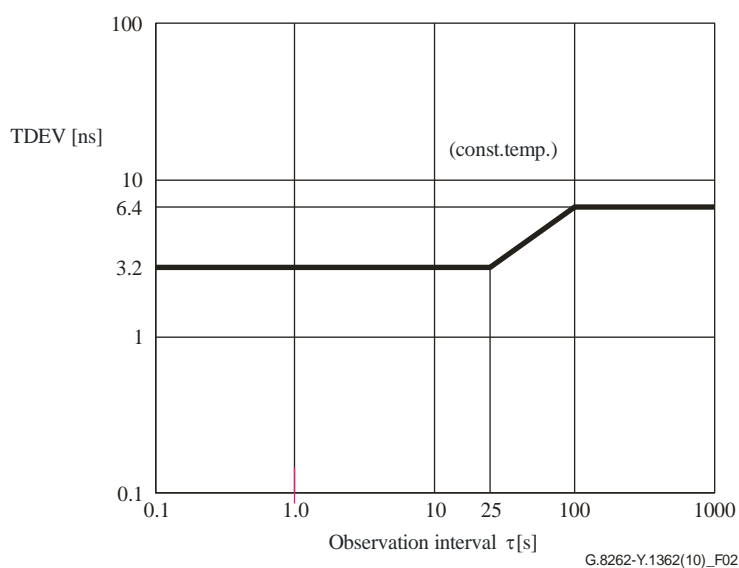
図1 – EEC-Option 1に対するワンダ生成(MTIE)

EECがロックモード動作中の場合、温度が一定(±1K以内)ならば、[ITU-T G.810]の図1aにおいて定義された同期クロックコンフィギュレーションを用いて、測定されたTDEVは表3中の限界を持つべきである。 :

**表3 – 一定温度でのEEC-Option 1に対するワンダ生成(TDEV)**

TDEV制限[ns]	測定間隔 $\tau$ [s]
3.2	$0.1 < \tau \leq 25$
$0.64 \tau^{0.5}$	$25 < \tau \leq 100$
6.4	$100 < \tau \leq 1000$

その結果生じる必要条件は図2において示される。



**図2 - 一定温度でのEEC-Option 1に対するワンダ生成(TDEV)**

温度の影響が含まれる場合のシングル EEC の合計 TDEV 寄与に対する許容値は今後の研究課題である。

### 8.1.2 EEC-Option 2

EEC が同期動作のロックモードでのワンダなしのリファレンスである時に、温度を一定の下(±1K 以内)で出力測定された MTIE と TDEV は表 4、5 中の限界を持つ。

**表4 – 一定温度でのEEC-Option 2のワンダ生成(MTIE)**

MTIE制限[ns]	測定間隔 $\tau$ [s]
20	$0.1 < \tau \leq 1$
$20 \tau^{0.48}$	$1 < \tau \leq 10$
60	$10 < \tau \leq 1000$

表5 – 一定温度でのEEC-Option 2のワンダ生成(TDEV)

TDEV制限[ns]	測定間隔 $\tau$ [s]
$3.2 \tau^{-0.5}$	$0.1 < \tau \leq 2.5$
2	$2.5 < \tau \leq 40$
$0.32 \tau^{0.5}$	$40 < \tau \leq 1000$
10	$1000 < \tau \leq 10\,000$

その結果生じる必要条件は図3および4において示される。

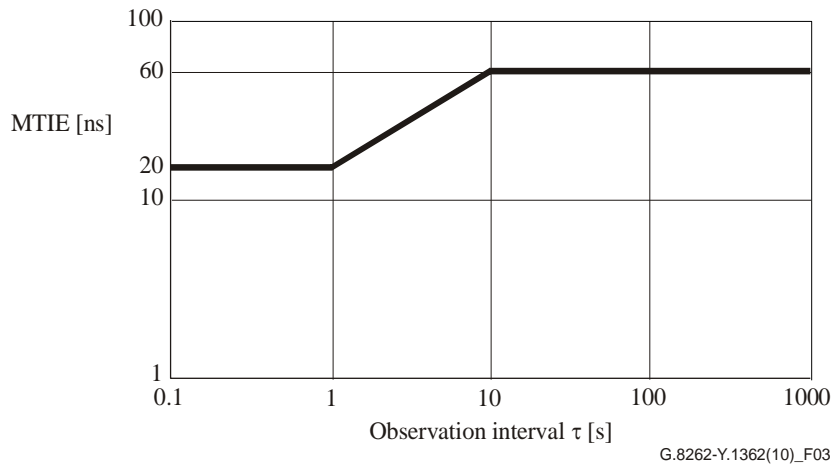


図3 – 一定温度でのEEC-Option 2に対するワンダ生成(MTIE)

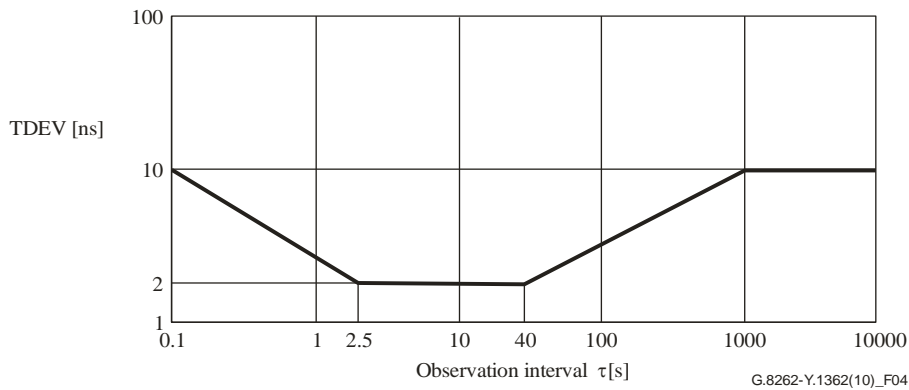


図4 – 一定温度でのEEC-Option 2に対するワンダ生成(TDEV)

## 8.2 ロックされないワンダ

クロックが同期リファレンスにロックされていない場合、ランダム雑音成分は初期の周波数オフセットのような確定的影響に比べて取るに足りない。その結果、ロックされないワンダ効果は 11.2 節に含められる。

## 8.3 ジッタ

この勧告の中のほとんどの必要条件が、それらが測定される出力インターフェースから独立な間、ジッタ発生の場合ではない。ジッタ生成必要条件は、異なるインターフェース速度の異なる限界を持つ既存の勧告を使用します。これらの必要条

件は 12 節中で別々に述べられるインタフェースにより識別される。

### 8.3.1 EEC-Option 1 および EEC-Option 2

同期イーサネット・インタフェースでの出力ジッタ:

同期インタフェースにおける入力ジッタの欠如において、同期イーサネット出力インタフェースでの本来備わっているジッタは、60 秒間隔で測定された時、表 6 により与えられる制限を超えるべきでない。

**表6 – EEC-Option 1 および EEC-Option 2 に対する同期イーサネットジッタ発生**

インタフェース	測定フィルタ	peak-to-peak振幅(UI)
1G (注 1, 2, 4, 5)	2.5 kHz to 10 MHz	0.50
10G (注 1, 3, 4, 5)	20 kHz to 80 MHz	0.50
25G (注 1, 4, 5, 6)	20 kHz to 200 MHz	1.2

注1 – 同期イーサネットに対する高い帯域でのジッタ要求は規定されていない。本表において規定される同期イーサネット広帯域ジッタ要求に加えて、関連するIEEE 802.3ジッタ要求は満足されるべきである。[IEEE 802.3]は測定方法を定義している。同期ネットワーク環境におけるこれらの測定方法に対する応用性は今後の検討課題である。

注2 – 1Gは1000BASE-KX, -SX, LXを含む。マルチレーンインタフェースは今後の検討課題である。

注3 – 10Gは10GBASE-SR/LR/ER, 10GBASE-LRM, 10GBASE-SW/LW/EW、そして、40GBASE-KR4/CR4/SR4/LR4および100GBASE-CR10/SR10を含む10Gレーンから構成されるマルチレーンインタフェースを含む。

注4 – 25Gは100BASE-LR4/ER4を含む25Gレーンから構成されるマルチレーンインタフェースを含む。

注5- 1G: (1000BASE-KX, -SX, -LX)      1 UI = 0.8 ns

10G (10GBASE-SR/LR/ER, -LRM,  
40GBASE-KR4/CR4/SR4/LR4,

100GBASE-CR10/SR10):      1 UI = 96.97 ps

10G (10GBASE-SW/LW/EW):      1 UI = 100.47 ps

25G (100GBASE-LR4/ER4):      1 UI = 38.79 ps

注6 – 25Gレーンに対するpeak-to-peakジッタ振幅は0.5UIから1.2UI増加する、すなわち2.4倍になる。この増加を抑圧するために、10Gに対して用いられる高域透過コーナー周波数は最初に10Gからのラインレートの増加を考慮するために2.5倍だけ増加されるべきであり、そして、振幅の増加を考慮するために2.4倍だけ減らされる。これは20.833 kHzの高域透過コーナー周波数を得て、利便性を考えて20kHzへ丸められる。低い値への近似は僅かに厳しくする。

2048 kHz, 2048 kbit/s, 1544 kbit/sおよびSTM-Nインタフェースでの出力ジッタ:

2048 kHz と 2048 kbit/s インタフェース、および、STM-N インタフェースに対するジッタ発生は[ITU-T G.813]の第 7.3 章の Option 1 で定義される。

1544 kbit/s インタフェースと STM-N インタフェースのジッタ生成は[ITU-T G.813]の第 7.3 章の Option 2 で定義される。

## 9 雑音耐力

EEC の雑音耐力は、クロックの入力で収容可能な最小の位相雑音レベルを示す。並立条件は以下の通りである。

- 規定された動作制限内にクロックを維持。正確な動作制限はFFSである。
- いかなる警報も発生させない
- クロックがリファレンスを切り替えない
- クロックがホールドオーバにならない

一般的に、EEC の雑音耐力は、受容可能な動作を維持するための同期インタフェースに対するネットワーク制限と同じである。しかし、同期インタフェースのネットワーク制限は、アプリケーションによって異なるかもしれない。したがって、EEC の雑音耐力を決定するために、最悪の場合のネットワーク制限が使用されるべきである。異なるネットワーク制限の説明は、[ITU-T G.813]の付録 I に情報として与えられている。

9.1 章、9.2 章で与えられるワンダおよびジッタ耐力は、同期を担うインタフェースが示す最悪値を表す。従属テストに使用される TDEV 信号は、白色のガウス型雑音源を付加することで生成されるべきである。各々は適正な振幅を持つ適正なノイズ過程を得るためにフィルタされる。

MTIE と TDEV は、10Hz で 1 次の低域通過測定フィルタを通し、1/30 秒の最大サンプリング時間 $\tau_0$ で測定される。TDEV の最小測定時間は、全時間の 12 倍( $T = 12 \tau$ )である。

### 9.1 ワンダ耐力

#### 9.1.1 EEC-Option 1

MTIE および TDEV で表現された入力ワンダ耐力を表 7 と表 8 に示す。

**表7 – EEC-Option 1に対する入力ワンダ耐力(MTIE)**

MTIE制限[ $\mu\text{s}$ ]	測定間隔 $\tau$ [s]
0.25	$0.1 < \tau \leq 2.5$
$0.1 \tau$	$2.5 < \tau \leq 20$
2	$20 < \tau \leq 400$
$0.005 \tau$	$400 < \tau \leq 1000$

**表8 – EEC-Option 1に対する入力ワンダ耐力(TDEV)**

MTIE制限[ $\mu\text{s}$ ]	測定間隔 $\tau$ [s]
12	$0.1 < \tau \leq 7$
$1.7 \tau$	$7 < \tau \leq 100$
170	$100 < \tau \leq 1000$

結果として生じる要件を図 5 と図 6 に示す。

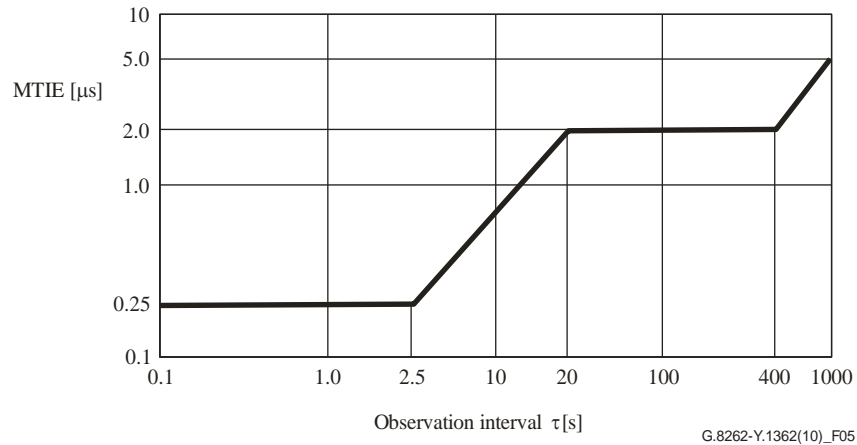


図5 – EEC-Option 1に対する入力ワンダ耐力(MTIE)

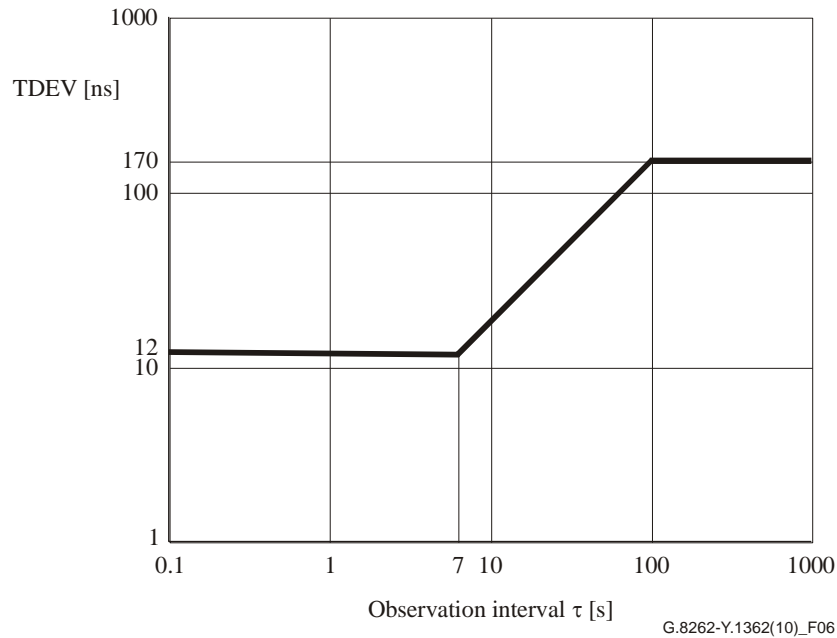


図6 – EEC-Option 1に対する入力ワンダトレランス(TDEV)

図 6 のマスクへの従属を確かめるのに適した試験信号が研究されている。表 9 のレベルによると、図 5 に示すマスクに準拠しているかを調査するために、正弦曲線で変化する位相をもつ試験信号が使用できる。

表9 – EEC-Option1に対する最大許容正弦曲線入力ワンダの下限值

Peak-to-peakのワンダ振幅			ワンダ周波数				
A <sub>1</sub> [ $\mu$ s]	A <sub>2</sub> [ $\mu$ s]	A <sub>3</sub> [ $\mu$ s]	f <sub>4</sub> [mHz]	f <sub>3</sub> [mHz]	f <sub>2</sub> [mHz]	f <sub>1</sub> [Hz]	f <sub>0</sub> [Hz]
0.25	2	5	0.32	0.8	16	0.13	10

結果としての要求は図 7 に示される。

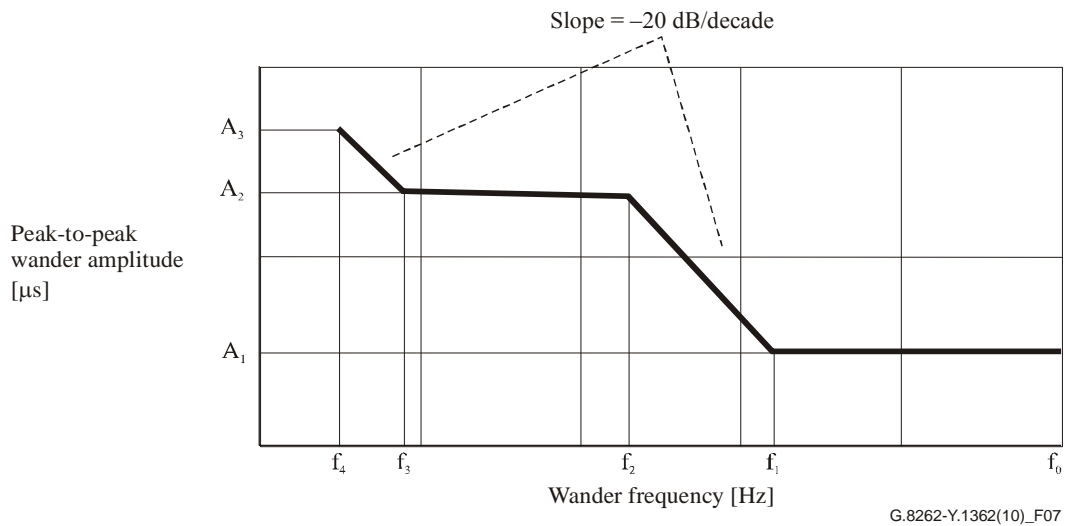


図7 – EEC-Option1に対する最大許容正弦曲線入力ワンドアの下限值

### 9.1.2 EEC-Option 2

TDEV で表現された EEC 入力ワンドア耐力を表 10 に示す。

表10 – EEC-Option2に対する入力ワンドア耐力(TDEV)

TDEV制限 [ns]	測定間隔 $\tau$ [s]
17	$0.1 < \tau \leq 3$
$5.77 \tau$	$3 < \tau \leq 30$
$31.6325 \tau^{0.5}$	$30 < \tau \leq 1000$

結果として生じる要件を図 8 に示す。MTIE で表現された要件は定義されない。

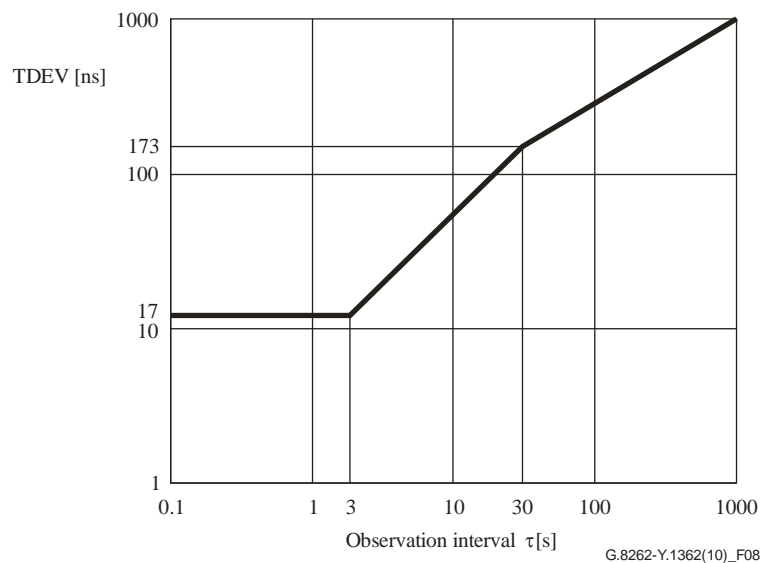


図8 – EEC-Option2に対する入力ワンドア耐力(TDEV)



## 9.2 ジッタ耐力

### 9.2.1 EEC-Option 1 と EEC-Option 2

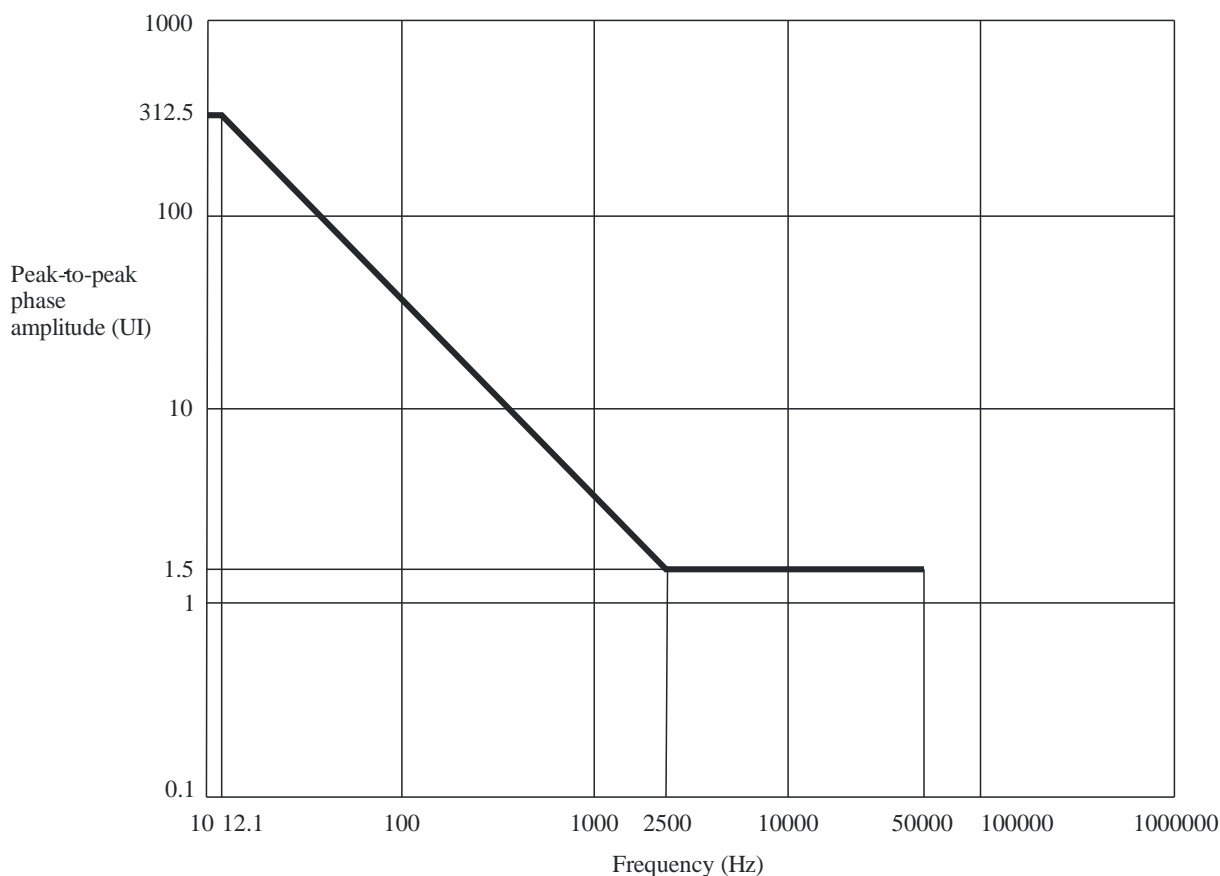
同期イーサネット・インタフェースでのジッタ耐力:

EEC-オプション1のイーサネット・インタフェースに対する最大入力ジッタの下限は、IEEE802.3に規定されている。

**表11 – EEC-Option 1とEEC-Option 2に対する1G同期イーサネット広帯域ジッタ耐力**

Peak-Peakジッタ振幅(UI)	周波数 f (Hz)
312.5	$10 < f \leq 12.1$
$3750 f^{-1}$	$12.1 < f \leq 2.5 \text{ k}$
1.5	$2.5 \text{ k} < f \leq 50 \text{ k}$

注 – 1Gは1000BASE-KX, -SX, LXを含む。マルチレーンインタフェースは今後の検討課題。



G.8262-Y.1362(10)\_F09

**図9 - EEC-Option 1とEEC-Option 2に対する1G同期イーサネット広帯域ジッタ耐力**

注1 – 関連するIEEE 802.3ジッタ耐力要求は規定された同期イーサネット広帯域ジッタ耐力要求に加えて満足されるべきである。

注2 – 試験目的に対して、637 kHz以上のイーサネット信号インタフェースに対する高周波数ジッタ耐力とテスト信号生成は[IEEE 802.3]により規定される。

注3 – 50 kHz以上の傾きは20dB/decadeである。[IEEE 802.3]とITU-T間の測定方法が完全に同じではないので、50 kHzから637 kHz間の実際の値は今後の検討課題である。ITUのジッタ規定の情報は[ITU-T G.825]のAppendix Iで見つけることができる。

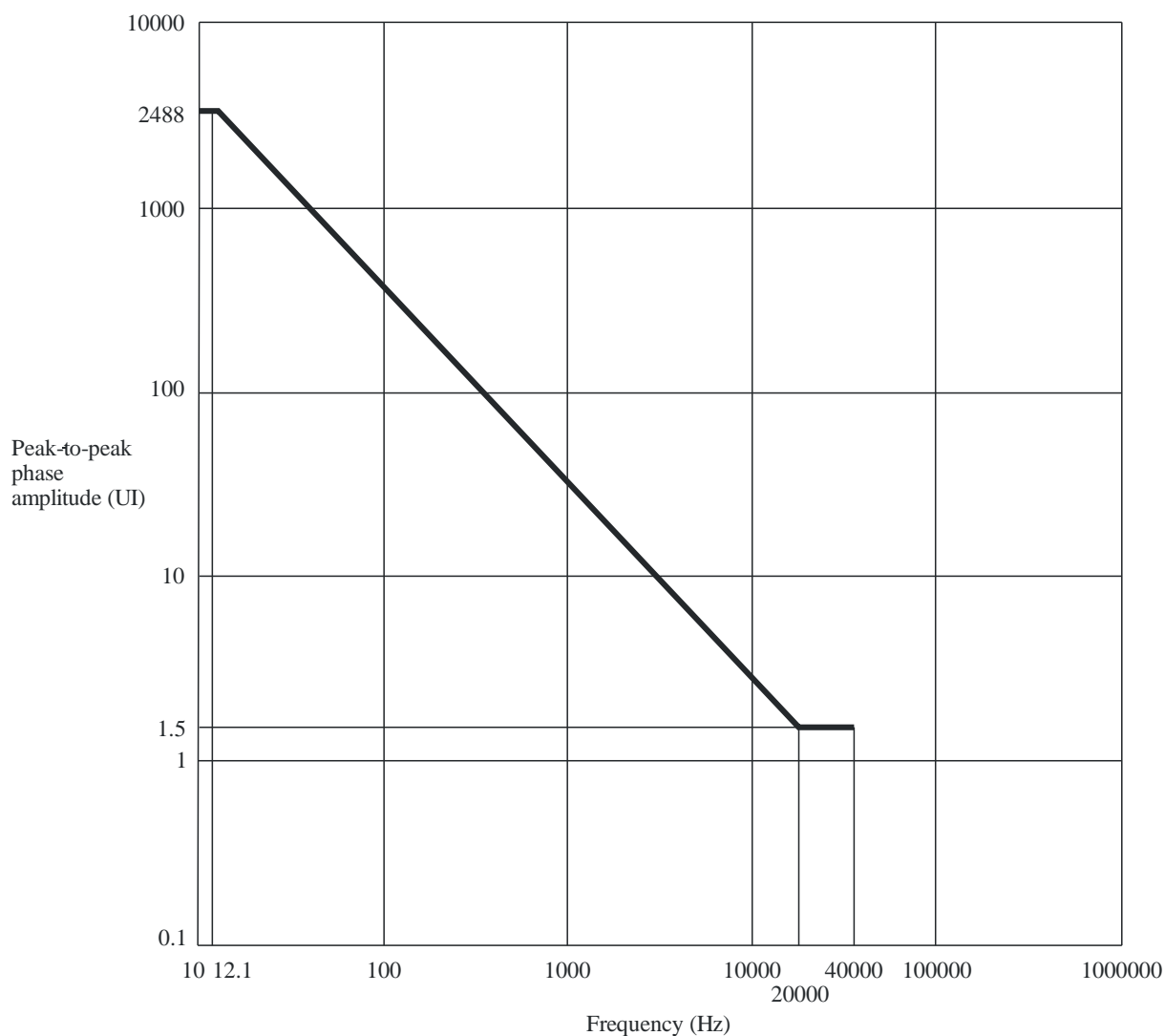
EEC-Option 1 および EEC-Option 2 に対する 10G Ethernet インタフェースの最大入力ジッタ耐力の下限は表 12 と図 10 で与えられる。

**表12 – EEC-Option 1およびEEC-Option 2に対する10G同期イーサネット広帯域ジッタ耐力**

Peak-peak jitter amplitude (UI) Peak-peakジッタ振幅(UI)	Frequency f (Hz) 周波数 f (Hz)
2488	$10 < f \leq 12.1$
$30000 f^{-1}$	$12.1 < f \leq 20 \text{ k}$
1.5	$20 \text{ k} < f \leq 40 \text{ k}$

NOTE – 10G includes 10GBASE-SR/LR/ER, 10GBASE-LRM, 10GBASE-SW/LW/EW; multi-lane interfaces are for further study.

注 – 10Gは10GBASE-SR/LR/ER、10GBASE-LRM、10GBASE-SW/LW/EWと40GBASE-KR4/CR4/SR4/LR4および100GBASE-CR10/SR10を含む10Gレーンから成るマルチレーンインタフェースを含む。



G.8262-Y.1362(10)\_F10

**図10 - EEC-Option 1およびEEC-Option 2に対する10G同期イーサネット広帯域ジッタ耐力**

注4 - 関連する[IEEE 802.3]ジッタ耐力要求は規定される同期イーサネット広帯域およびジッタ耐力要求に加えて満足されるべきである。

注5 - [IEEE 802.3]とITU-T間の測定方法が完全に同じではない。ITUジッタ規定の情報は[ITU-T G.825]のAppendix Iの中で見つけられる。

EEC-Option 1 および EEC-Option 2 に対する 25G イーサネット・インタフェースの最大許容入力ジッタ下限は表 13 で与えられる。

**表13 - EEC-Option 1 and EEC-Option 2に対する  
25G同期イーサネット広帯域ジッタ耐力**

Peak-peakジッタ振幅 (UI)	周波数 f (Hz)
6445	$10 < f \leq 11.17$
$72000f^{-1}$	$11.17 < f \leq 20 \text{ k}$

3.6	$20\text{ k} < f \leq 100\text{ k}$
注 – 25Gは100GBASE-LR4/ER4を含む25Gレーンから成るマルチレーンインタフェースを含む。	

2048-kHz, 2048-kbit/s, 1544 kbit/sおよびSTM-Nインタフェースのジッタ耐力:

2048 kHz および 2048 kbit/s 信号に対する最大入力ジッタ耐力の下限は[ITU-T G.813]の第 8.2 章の Option 1 で定義される。

外部 1544 kbit/s 同期に対する最大ジッタ耐力の下限は[ITU-T G.813]の第 8.2 章の Option 2 で定義される。

STM-N インタフェースに対する最大入力ジッタ耐力の下限は[ITU-T G.825]で定義される。

## 10 雑音伝搬

EEC の伝搬特性は、キャリア位相に対する入力位相の偏移の伝搬についての特性を決定する。EEC は実際の入力位相とリファレンスの理想入力位相との差についての低域通過フィルタと考えることができる。この低域通過フィルタとしてのふるまいについての最小および最大許容帯域は、ITU-T 勧告 G.813 の付録 II に記述された検討にもとづいて、以下に示す。

この通過帯域において、EEC の位相利得は 0.2dB (2.3%) より小さくあるべきである。上記はリニアの EEC モデルに適用される。しかし、このモデルは実装を制限しない。

### 10.1 EEC-Option 1

EEC に対する最小帯域の要求は、1Hz である。EEC に対する最大帯域の要求は、10Hz である。

### 10.2 EEC-Option 2

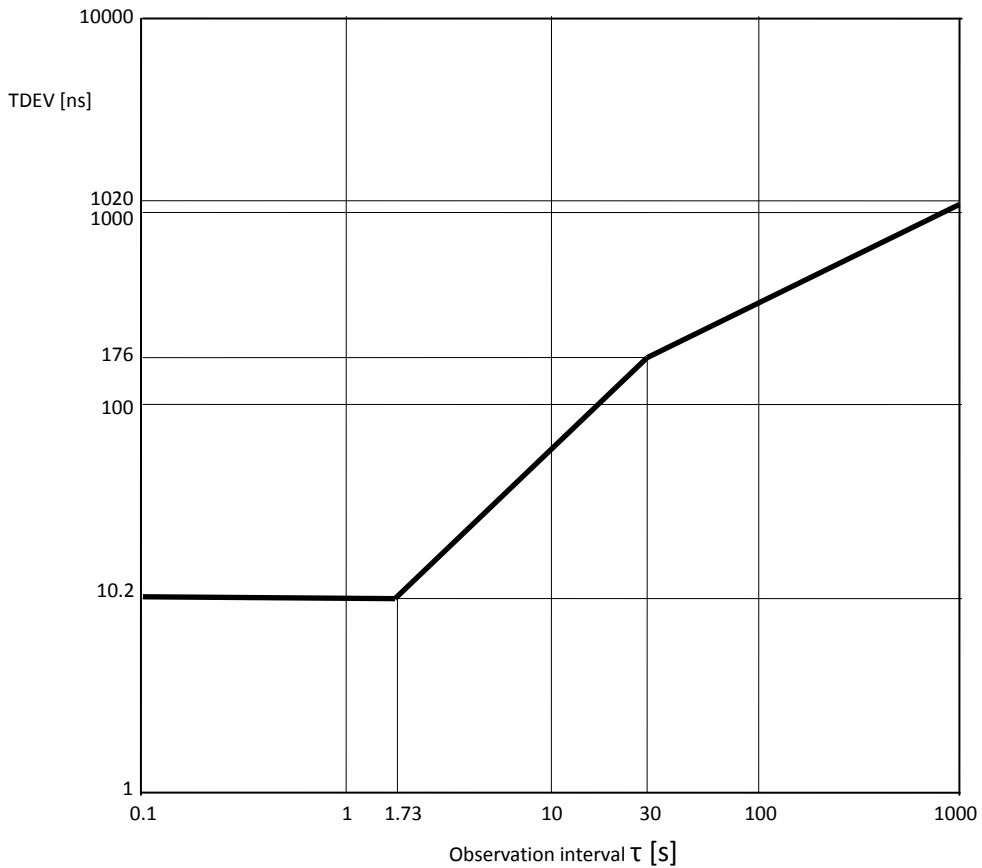
図 8 および表 10 に示される入力 TDEV 同期マスクを満足するイーサネットまたは STM-N タイミング信号が参照されたとき、同期イーサネットまたは SDH 機器は表 14 に示す出力 TDEV 制限を満足する信号を出力されるだろう。

**表14 – EEC-Option 2に対するワンダ伝搬(表10を満足する入力ワンダ時の最大出力ワンダ)**

TDEV制限 [ns]	測定間隔 $\tau$ [s]
10.2	$0.1 < \tau \leq 1.73$
$5.88 \tau$	$1.73 < \tau \leq 30$
$32.26 \tau^{0.5}$	$30 < \tau \leq 1000$

結果として生じる要件は図 11 のマスクに示される。これらのマスクの目的は EEC の最大帯域幅が 0.1 Hz であることを保証するためのものである。これらのマスクは位相増幅ピーキングを確認するために用いるべきではない。最小帯域幅に対する要求は存在しない。

TDEV は 1/30 秒の最大サンプリング時間 $\tau_0$ が 1/30 秒である 10-Hz、1 次、低域通過測定等価フィルタを通して測定される。TDEV の最小測定周期は 12 回の累積周期( $T = 12\tau$ )である。



**図11 – Wander transfer for EEC-Option 2に対するワンダ伝搬  
(図8を満足する入力ワンダ時の最大出力ワンダ)**

注 – この伝搬マスクの値は図8の透過帯域で見られるマスクよりも2%高い値である。

図8および11におけるマスクはワンダ耐力の確認およびTDEV伝搬を測定するために用いられ、そして、これらはペイロードのワンダ累積要求に対して満足されるために必要となるネットワークワンダ制限を表さない。実際には、図11に示すネットワークワンダ耐力制限がEEC-Option2クロックの透過帯域内である時、これはEECでの同期外れを引き起こさない。しかしながら、それはより高いワンダ累積を引き起こすだろう。

## 11 過渡応答及びホールドオーバー性能

本節での要請項目は、入力信号が外乱や伝送障害により悪影響を受けている状況に適用される（短期的な外乱、異なる同期信号間でのスイッチング、参照信号の損失）。これらは、EECの出力にて位相に過渡現象を引き起こす。障害耐性は、伝送信号品質の劣化や悪化を避けるために必要となる。伝送信号品質の劣化や悪化は伝送環境においては一般的な障害要因である。

EEC出力における正味の位相変動は、以下の小節で述べられるレベル以内に収まることが推奨される。

EEC-Option2クロックに対する時間の計測は、100Hzの一次ローパス計測フィルタを通じて行われる。

### 11.1 短期的な位相の過渡応答

#### 11.1.1 EEC-Option 1

この要求項目は、（選択された）参照信号や第2の参照入力信号（同一参照クロックの追従可能な）が障害のために失われた際、或は障害（すなわち、自動検出の場合）を検知した直後のクロックの性能を反映している。このような場合には、

参照信号は最大で 15 秒間失われる。出力信号の位相分散（入力参照信号が失われる以前の入力信号に対する）は、以下の要求項目により制限される。

位相誤差は、15 秒までの如何なる時間間隔  $S$  に対しても  $\Delta t + 5 \times 10^{-8} \times S$  を超えてはならない。 $\Delta t$  は同期保持状態と自律持続状態との間の過渡状態で起こる位相跳躍の時間幅を示している。この位相跳躍は 7.5ppm 以下の一時的生じる周波数オフセットに対して 120ns を超えてはならない。

結果として生じる全体的な必要条件は、図 12 にまとめられる。この図は、EEC 参照クロックスイッチに起因するワーストケースでの位相の動きを表している。クロックは、ここに示されるよりも短時間で状態を変えうる。ここで述べられている要求項目に関する背景は[ITU-T G.813]の付録 2 に述べられている。

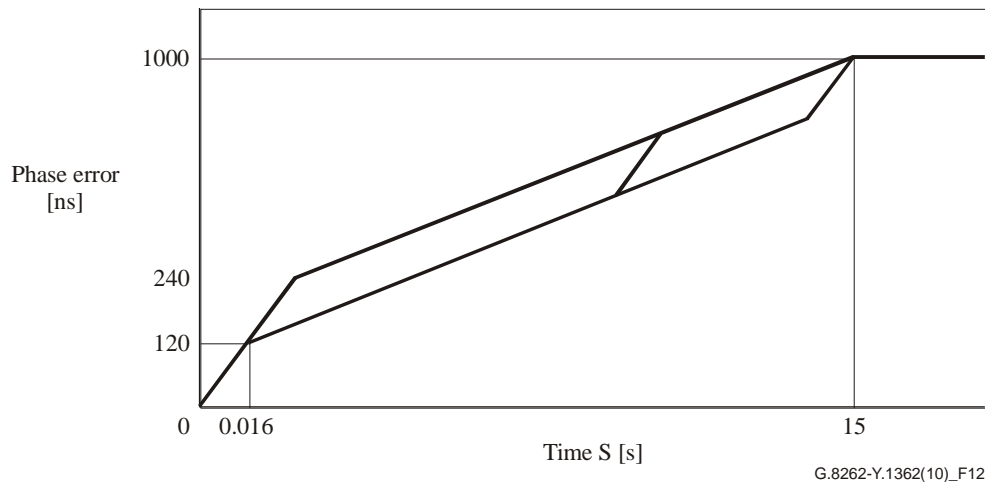


図12 – EEC-Option 1に対する参照(クロック)を切り替えた事に起因する出力での最大位相過渡応答

図 12 は、クロックスイッチング遷移状態での二つの位相間の位相跳躍を示す。最小の跳躍は同期参照源のロスに対する応答を示しており、最終的に自律持続状態へ移っている。この跳躍の大きさは、16ms 未満の持続時間に対する 7.5 ppm 未満の周波数オフセットに対応している。16ms 以降、位相の動きは、ポインター動作を抑えるために傾き  $5 \times 10^{-8}$  の下側に制限される。2 番目の跳躍では、（それが自律持続状態に入った後に 15s 以内に起こることになっている）、第二の参照信号に対するにスイッチングを説明している。同様の要求条件がこの跳躍に適用できる。2 番目の跳躍の後、位相誤差は一定値となり、1  $\mu$ s 未満となっている。

注一出力位相の偏移は、（同じPRCに対して追従できない参照信号間でスイッチングする場合）は更なる研究が必要。入力同期信号が 15 秒以上失われる場合、11.2 の要求項目が適用される。

### 11.1.2 EEC-Option 2

クロック最同期の間（参照信号のスイッチングなど）は、クロックの出力は 11.4.2 節で定義される時間に関する要求項目を満たさなければならない。

## 11.2 長期位相過渡応答（ホールドオーバ）

本要求は、出力タイミング信号の最大の変動を規定する。さらに、入力信号の障害、内部的な外乱時に位相の変動の蓄積を規定する。

### 11.2.1 EEC-Option 1

EEC がすべての参照信号を失うと、自律持続状態となる。参照信号を失った瞬間における入力信号に関する EEC の出力における位相誤差 $\Delta T$ は、いかなる  $S > 15$  秒となる期間においても、以下の限界を超えてはならない。

$$\Delta T(S) = \left\{ (a_1 + a_2)S + 0.5bS^2 + c \right\} \quad [\text{ns}]$$

ここで:

- $a_1 = 50 \text{ ns/s}$  (see Note 1)
- $a_2 = 2000 \text{ ns/s}$  (see Note 2)
- $b = 1.16 \times 10^{-4} \text{ ns/s}^2$  (see Note 3)
- $c = 120 \text{ ns}$  (see Note 4)

この限界は、最大周波数オフセット $\pm 4.6 \text{ ppm}$ に従う。 $S < 15$ 秒での振舞いは 11.1 節にて説明されている。

注1—周波数オフセット $a_1$ は $5 \times 10^{-8} (0.05 \text{ ppm})$ に相当する初期オフセットを表す。

注2—周波数オフセット $a_2$ はクロックが自律持続状態に陥った後の温度変化を表し、 $2 \times 10^{-6} (2 \text{ ppm})$ に相当する。いかなる温度変化もない場合には、係数 $a_2S$ は位相誤差になんら影響を及ぼしてはならない。

注3—変動 $b$ は経年変化により起こる。 $1.16 \times 10^{-4} \text{ ns/s}^2$ は、周波数変動 $1 \times 10^{-8}/\text{day} (0.01 \text{ ppm/day})$ に相当する。この値は、連続的に10日間動作させた後の典型的な経年変化特性から得られている。温度変化による影響が甚大であるかのごとく、毎日この値を計測することを推奨するものではない。

注4—位相オフセット $c$ は自律持続状態での過渡状態で生ずる可能性がどのような位相オフセットをも包括する。

これらの結果から得られる、一定温度下への包括的な要求事項は (すなわち、温度係数が無視可能な場合)、図 13 に集約される。

$$\Delta T(S) = \left( a_1S + \frac{b}{2}S^2 + c \right) \quad [\text{ns}]$$

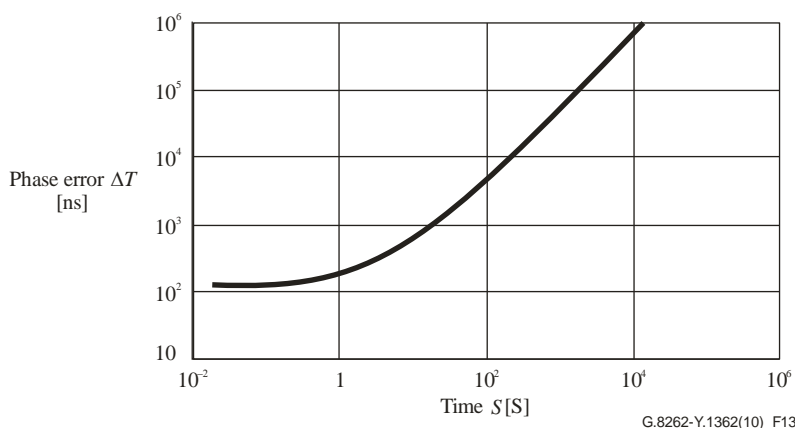


図13 - 一定温度・自律持続状態下におけるEEC-Option 1への許容位相誤差

### 11.2.2 EEC-Option 2

EEC がすべての参照信号を失うと、自律自足状態となる。参照信号を失った瞬間からのスレーブクロックの出力におい

て、位相誤差 $\Delta T$ は、いかなる $S$ 秒の間においても、以下を満たす必要がある。

$$|\Delta T(S)| \leq \{(a_1 + a_2)S + 0.5bS^2 + c\} \quad [\text{ns}]$$

わずかなオフセットを表す $\Delta T(S)$ の微分係数は、いかなる $S$ 秒の間においても、以下を満たす必要がある。

$$|d(\Delta T(S))/dS| \leq \{a_1 + a_2 + bS\} \quad [\text{ns/s}]$$

わずかなオフセットを表す $\Delta T(S)$ の2回微分係数は、いかなる $S$ 秒の間においても、以下を満たす必要がある。

$$|d^2(\Delta T(S))/dS^2| \leq d \quad [\text{ns/s}^2]$$

$\Delta T(S)$ の微分係数と2回微分係数に対する以上の要求を適用する際に、時間期間 $S$ の始点は自律持続時間への移行と結びつくいかなる過渡状態でなければならない。この過渡的な期間に、11.4.2節の過渡状態に対する要求項目が適用される。

注1— $a_1$ は一定温度下( $\pm 1$  K)における初期周波数オフセットである。

注2— $a_2$ はクロックが自律持続状態に陥った後の温度変化を表す。いかなる温度変化もない場合には、係数 $a_2 S$ は位相誤差になんら影響を及ぼしてはならない。

注3—変動 $b$ は、平均的な周波数ドリフトを表しており、経年変化により起こる。この値は、連続的に60日間動作させた後の典型的な経年変化特性から得られている。温度変化による影響が甚大であるかのごとく、毎日この値を計測することを推奨するものではない。

注4—位相オフセット $c$ は自律持続状態での過渡状態で生ずる付加的な位相オフセットを表す。

注5— $d$ は自律持続状態において一定温度下で許容される最大周波数ドリフトを表している。しかしながら、 $d$ と $b$ が等しい必要はない。ある時間周期に対して、特に短い周期に対して、本パラメータはテストするのが難しく、また、測定された値は意味の無いものとなるかもしれない。

EEC-Option 2 に対する許容位相誤差の仕様を図 14 に示す。

**表 15 – ホールドオーバー状態における過渡応答の仕様**

	<b>EEC-Option 2</b>
<b>Applies for</b>	<b><math>S &gt; \text{TBD}</math></b>
$a_1$ [ns/s]	50
$a_2$ [ns/s]	300
$b$ [ns/s <sup>2</sup> ]	$4.63 \times 10^{-4}$
$c$ [ns]	1000
$d$ [ns/s <sup>2</sup> ]	$4.63 \times 10^{-4}$
TBD: To be defined.	



### 11.3 入力信号中断に対する位相応答

#### 11.3.1 EEC-Option 1

同期に対する短期中断に対して参照信号にスイッチングを起こさない入力信号に対して、最大 16ms に対して 7.5 ppm の最大オフセットのもと、出力位相変動は 120ns を超えてはならない。

#### 11.3.2 EEC-Option 2

EEC-Option 2 に関しては、今後の検討課題である。

### 11.4 位相不連続性

#### 11.4.1 EEC-Option 1

同期のイーサネット装置時計の範囲内の不定期内部テストまたは他の内部障害（しかし、大きなハードウェア故障を除いて、例えば、時計装置保護を引き起こすものは、変わります）の場合には、以下の条件は満たされる必要がある：

- 16(ms)までのいかなる期間 $S$  (ms)内の位相変動は $7.5S$  nsを超えてはならない。
- 16(ms)から2.4秒までのいかなる期間 $S$  (ms)内の位相変動は $2.4s$ を超えてはならない。
- 2.4秒以上の期間に対して、2.4秒間隔の位相変動は7.5 ppm以上1 $\mu$ sまでの一時的なオフセットを伴って、120nsを超えてはならない。

#### 11.4.2 EEC-Option 2

スレーブクロック内の不定期内部テストまたは調整の場合には、表 16 で指定されるように、EEC-Option 2 の出力において位相の過渡応答は MTIE の仕様を満たさなければならない。

**表16 - EEC-Option 2に対する参照クロックの切替/再構成操作に起因する出力におけるMTIE**

MTIE制限 [ns]	測定周期 $\tau$ [s]
規定無し	$\tau \leq 0.014$
$7.6 + 885 \tau$	$0.014 < \tau \leq 0.5$
$300 + 300 \tau$	$0.5 < \tau \leq 2.33$
1000	$2.33 < \tau$

本 MTIE 要求は図 14 に図示される。

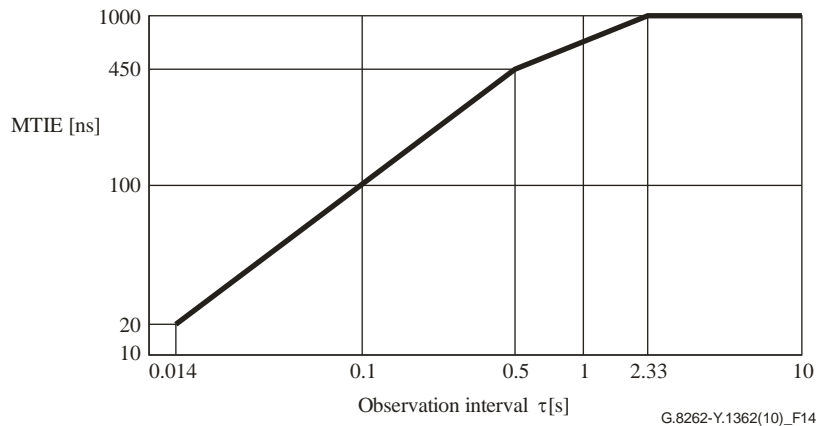


図14 – EEC-Option 2に対する参照(クロック)切替/再構成操作に起因する出力でのMTIE

## 12 インタフェース

本標準での要求は、クロックが組み込まれたネットワークエレメント (NEs) 内のリファレンス点に関するもので、それゆえ、ユーザーによる測定または分析に必ずしも使えるというわけではない。したがって、EECのパフォーマンスは、内部のリファレンス点では定義されず、むしろ装置の外部インタフェースで定義される。

EEC が收容されるイーサネット装置の同期入出力インタフェースは、下記である。

- [ITU-T G.703]に従う 1544-kbit/sインタフェース;
- [ITU-T G.703]に従う 2048-kHz外部インタフェース;
- [ITU-T G.703]に従う 2048-kbit/sインタフェース;
- (ハイブリッドNEに対する)STM-N信号インタフェース;
- [ITU-T G.703]に従う 64-kHzインタフェース;
- [ITU-T G.703]に従う 6312-kHz外部インタフェース;
- 同期イーサネット・インタフェース。

上記のインタフェースの全てが、すべての装置に実装されるというわけではない。これらのインタフェースは、本標準で定めるジッタとワンドの要求を満たす必要がある。

イーサネット銅線インタフェースは半二重モードを許容し、信号出力を切断し、タイミングを失わせるラインの衝突を許容する。従って、同期イーサネット・インタフェースは全二重モードでのみ機能すべきであり、連続ビットストリームでなければならない。

注 – 既存のネットワーク装置との相互接続をサポートするために、外部ネットワーククロックへのインタフェースかつ外部ネットワーククロックからのインタフェースは任意にSSMをサポートしてもよい。

### 12.1 外部同期インタフェース

同期イーサネット装置は、[ITU-T G.812] SSU/BITS クロック、[ITU-T G.813] SEC の出力から、もしくは、本標準で仕様化する他の同期イーサネット装置から抽出されたクロックに同期可能なことをサポートするさまざまな外部同期インタフェースタイプを必要とする

主な目的は以下の通りです：

- SDH伝送に基づく既存の同期分配構造からEECを組み込んだ基幹系規模のイーサネット伝送に基づく将来の同期構造への容易な移行を提供する。
- 障害が付加されない物理層にて、同期（周波数）を伝送することを確実にする。

表 16 は、外部のインタフェースタイプを示します。

**表16 – 外部インタフェースタイプ**

外部インタフェースタイプ	対応
[ITU-T G.703]-based 2.048 MHz/2.048 Mbit/s 1.544 MHz/1.544 Mbit/s	周波数に対応する従来/初期のアーキテクチャ 注 – SDHに基づく従来のアーキテクチャから既存のSSU機能を再利用するキャリアスケールの初期の同期イーサネットアーキテクチャへの移行を許容する
同期イーサネット(レートはTBD)	初期の周波数に対する要求

他の外部のインタフェースタイプは、今後の検討課題です。

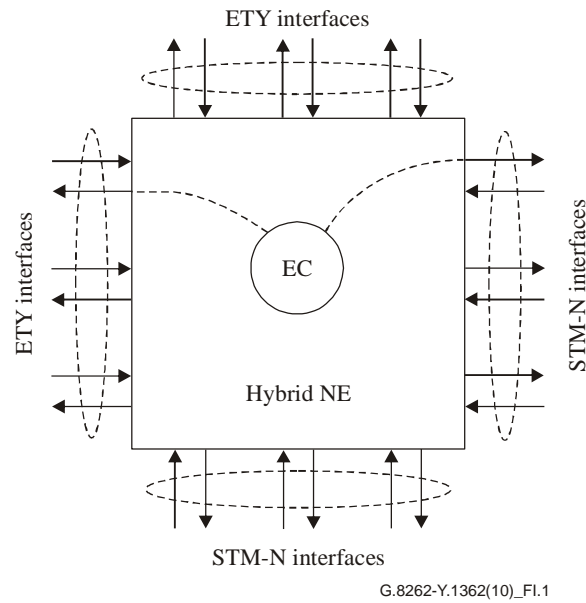
注 – 時間移動（すなわち周波数と時間の両方）をサポートする同期イーサネットは、今後の検討課題です。

## Appendix I

### Hybrid network elements (NEs) using STM-N and Ethernet (ETY) interfaces

(This appendix does not form an integral part of this Recommendation)

The EEC clocks may support the use of hybrid NEs at any place in a synchronization chain as shown in Appendix XII of [ITU-T G.8261]. Figure I.1 illustrates a hybrid NE and timing relations between the equipment clock (EC) and STM-N and ETY interfaces.



**Figure I.1 – Hybrid NE using STM-N and Ethernet (ETY) interfaces**

For hybrid NEs, timing transfer may be supported from any type of input interface to any type of output interface as shown in Table I.1.

**Table I.1 – Combination of input and output ports for timing distribution**

Timing input	Timing output
STM-N	STM-N
STM-N	ETY
STM-N	T4
ETY	STM-N
ETY	ETY
ETY	T4
T3	STM-N
T3	ETY

The use of ETY interfaces for timing distribution and the use of hybrid NEs should not require modifications of deployed SDH NEs or clocks (PRC, SSU), e.g., no new SSM code point for STM-N interfaces. Code point "0000" should also not be used.

## Appendix II

### **Relationship between requirements contained in this Recommendation and other key synchronization-related Recommendations**

(This appendix does not form an integral part of this Recommendation)

This appendix describes the relationship between the clock performance requirements contained within the body of this Recommendation and the key synchronization Recommendations that are under development, or have been developed within Question 13 (Network synchronization and time distribution performance) of ITU-T Study Group 15.

This Recommendation describes performance requirements for synchronous Ethernet clocks. The basic concept of synchronous Ethernet is described in [ITU-T G.8261], the first ITU-T Recommendation to detail network synchronization aspects applicable to packet-based networks.

The clocks described in this Recommendation, if embedded into Ethernet network elements, allow transfer of network traceable timing via the Ethernet physical layer. In this context, the Ethernet physical layer is defined by [IEEE 802.3].

The performance requirements in this Recommendation are derived from existing Recommendations. The EEC-Option 1 requirements are based on the [ITU-T G.813] Option 1 clock and the EEC-Option 2 is based on the Type IV clock from [ITU-T G.812], as deployed in an SDH NE.

Both EEC clocks offer similar performance, but are intended for use in networks optimized to either the 2-Mbit/s hierarchy (for Option 1) or to the 1544-kbit/s hierarchy (for Option 2). As the EEC clocks are consistent with existing SDH network element clocks used in the distribution of frequency, synchronization network engineering will not require any change to current network engineering practices. Synchronization networks in general are based on SDH synchronization distribution as described in [ITU-T G.803]. Synchronization distribution may follow specific regional practices in order to meet the fundamental performance requirements and network interface limits from either [ITU-T G.823] or [ITU-T G.824] for the 2048-kbit/s or 1544-kbit/s hierarchy, respectively. Both [ITU-T G.823] and [ITU-T G.824] are traceable to the fundamental slip rate objectives in [ITU-T G.822].

The EEC clocks are purposely specified to perform in a manner consistent with existing synchronization networks. The Option-1 EEC can be deployed within the synchronization distribution network in exactly the same manner as a [ITU-T G.813] SEC, while the Option-2 EEC can be deployed as per existing [ITU-T G.812] Type IV clocks.

## Appendix III

### List of Ethernet interfaces applicable to synchronous Ethernet

(This appendix does not form an integral part of this Recommendation)

A list of all Ethernet interfaces listed in [IEEE 802.3] published in 2008 is provided in Table III.1. It specifies the Ethernet interfaces which are valid for synchronous Ethernet operation. Other interfaces may exist; the list of interfaces is not exhaustive and might be updated.

The following considerations have been taken into consideration for the generation of this list.

#### CSMA/CD

[IEEE 802.3] specifies two operating modes: half-duplex and full-duplex modes.

The original Ethernet interfaces were developed for a single medium that was shared between multiple end stations using the CSMA/CD mechanism. Most interfaces use separate media (or separate carriers) for bidirectional communication between two end stations. The use of half-duplex operation on such bidirectional, point-to-point media serves to mimic the behaviour of legacy shared media operation. In all cases, there is no difference in PHY behaviour between half-duplex and full-duplex modes. The half-duplex functionality is controlled by the media access control sub layer (MAC) and only affects packet transport at layer 2 and above.

Interfaces titled CSMA/CD may be used for the purposes of synchronous Ethernet in all cases where the media is point-to-point.

#### Constant signal

The interface must permanently transport a signal.

This signal must be coded so that there is a guarantee of transitions so that the clock can be recovered. This is achieved by the 64B/66B encoding in some 10G interfaces; DSQ-128 (2 x 2 pair, PAM-16) signalling for 10G over twisted pair copper; 8B/10B encoding in some 1G interfaces and 10G over 4 channels of fibre or copper; 4D-PAM-5 encoding for 1G over twisted pair copper interfaces; 4B/5B encoding for some 100M interfaces; and MLT-3 for 100M over twisted pair copper interfaces.

All IEEE 802.3 point-to-point PHYs that operate at speed of 100 Mbit/s or greater use constant signalling.

#### Master/slave

Some bidirectional interfaces are designed to have one side, designated as the clock master, acting as the clock generator, the other side as the slave, which is forced to recover the clock.

Such a configuration will only support unidirectional synchronous Ethernet. Such conditions can be announced under supervision of the Ethernet synchronization message channel (ESMC) process, as defined in [ITU-T G.8264] where synchronous Ethernet reduced interfaces are introduced. For such interfaces, the master/slave resolution should be forced by station management as defined by the appropriate clause in [IEEE 802.3], in accordance with the synchronization network architecture. ESMC reduced interface status should be synchronized with master/slave status.

Two examples of master/slave clock operation are 1000BASE-T and 10GBASE-T.

#### Auto-negotiation

The auto-negotiation mechanism defined for some sets of PHYs is used to find the highest mutually supported mode of operation for

two partners at link start-up time. The algorithm will always favour a higher speed compared to a lower speed and full-duplex to half-duplex. Because the negotiation happens at link start-up, it should be compatible with synchronous Ethernet but may not be compatible with the synchronization distribution plan. Note that the negotiation is an option for some PHY types and the supported PHY speed and duplex may be forced by management.

Note that there are some cases where auto-negotiation could appear during operation, e.g., during an upgrade. Auto-negotiation must not have any impact on rates and clocks to be compatible with synchronous Ethernet.

### Physical loopback

All physical loopback functionalities specified on full-duplex links that interrupt the link for test/check "in-service" are not compatible with synchronous Ethernet. Thus, they should be only allowed during the link set-up.

### Point-to-multipoint

Some PHY interfaces are designed for point-to-multipoint operation over passive optical networks. Such links use intermittent signalling for the upstream direction but may be suitable for unidirectional synchronous Ethernet.

### Miscellaneous

Some of the older PHY types are rarely used and need not be considered, for example two PHY types are defined for use over DSL.

### Implementation issues

Some interfaces transmit signals over parallel cables or fibres. These interfaces use one clock source for all physical lanes, but the recovered clock (and reference point for timestamping) may vary depending on the definition of multi-lane operation. It is not clear at this point whether further definition will be required for the operation of synchronous Ethernet over these interfaces.

Based on the above considerations, Table III.1 lists the PHY interfaces specified by [IEEE 802.3] and designates which ones may be considered for synchronous Ethernet compatibility, which should not be considered, and which may be unidirectional only.

**Table III.1 – List of Ethernet interfaces eligible to synchronous Ethernet**

PHY	Description	[IEEE 802.3] clause	Coding	Synchronous Ethernet capable
10BASE2	10 Mbit/s coaxial	10	Manchester, intermittent	No
<i>10BASE5</i>	<i>10 Mbit/s coaxial</i>	<i>8</i>	<i>Manchester, intermittent</i>	<i>No</i> <i>(Note 1)</i>
10BASE-F	10 Mbit/s fibre	15	NRZ, intermittent	No
<i>10BASE-FP</i>	<i>10 Mbit/s fibre, star</i>	<i>16</i>	<i>NRZ, intermittent</i>	<i>No</i> <i>(Note 1)</i>
10BASE-T	10 Mbit/s TP copper	14	Manchester, intermittent	No

**Table III.1 – List of Ethernet interfaces eligible to synchronous Ethernet**

<b>PHY</b>	<b>Description</b>	<b>[IEEE 802.3] clause</b>	<b>Coding</b>	<b>Synchronous Ethernet capable</b>
100BASE-BX10	100 Mbit/s bidi fibre	58, 66	4B/5B	Yes
100BASE-FX	100 Mbit/s fibre	24, 26	4B/5B	Yes
100BASE-LX10	100 Mbit/s fibre	58, 66	4B/5B	Yes
<i>100BASE-T2</i>	<i>100 Mbit/s TP copper</i>	32	<i>PAM-5</i>	<i>No</i> <i>(Note 1)</i>
<i>100BASE-T4</i>	<i>100 Mbit/s TP copper</i>	23	<i>8B6T</i>	<i>No</i> <i>(Note 1)</i>
100BASE-TX	100 Mbit/s TP copper	24, 25	MLT-3	Yes
1000BASE-BX10	1 Gbit/s bidi fibre	59, 66	8B/10B	Yes
1000BASE-CX	1 Gbit/s twinax	39	8B/10B	Yes
1000BASE-KX	1 Gbit/s backplane	70	8B/10B	Yes
1000BASE-LX	1 Gbit/s fibre	38	8B/10B	Yes
1000BASE-PX	1 Gbit/s PON	38	8B/10B	Unidirectional
1000BASE-SX	1 Gbit/s fibre	38	8B/10B	Yes
1000BASE-T	1 Gbit/s TP copper	40	4D-PAM5	Unidirectional (Note 2)
<i>10BROAD36</i>	<i>10 Mbit/s coax</i>	<i>11</i>	<i>BPSK</i>	<i>No</i> <i>(Note 1)</i>
10GBASE-CX4	10 Gbit/s 4x twinax	54	8B/10B	Yes
10GBASE-ER	10 Gbit/s fibre	49, 52	64B/66B	Yes
10GBASE-EW	10 Gbit/s fibre	50, 52	64B/66B	Yes
10GBASE-KR	10 Gbit/s backplane	72	64B/66B	Yes
10GBASE-KX4	10 Gbit/s 4x backplane	71	8B/10B	Yes
10GBASE-LR	10 Gbit/s fibre	49, 52	64B/66B	Yes
10GBASE-LRM	10 Gbit/s fibre	68	64B/66B	Yes
10GBASE-LW	10 Gbit/s fibre	50, 52	64B/66B	Yes
10GBASE-LX4	10 Gbit/s 4λ fibre	50, 52	8B/10B	Yes
10GBASE-SR	10 Gbit/s fibre	49, 52	64B/66B	Yes



**Table III.1 – List of Ethernet interfaces eligible to synchronous Ethernet**

<b>PHY</b>	<b>Description</b>	<b>[IEEE 802.3] clause</b>	<b>Coding</b>	<b>Synchronous Ethernet capable</b>
10GBASE-SW	10 Gbit/s fibre	50, 52	64B/66B	Yes
10GBASE-T	10 Gbit/s TP copper	55	DSQ-128	Yes (Note 3)
10PASS-TS	>10 Mbit/s DSL	61, 62	DMT	No
<i>1BASE-5</i>	<i>1 Mbit/s TP copper</i>	<i>12</i>	<i>Manchester</i>	<i>No</i> <i>(Note 1)</i>
2BASE-TL	>2 Mbit/s DSL	61, 63	PAM	No
10/1GBASE-PR	10 Gbit/s/1 Gbit/s PON	76	64B/66B/8B/10B	Unidirectional
10GBASE-PR	10 Gbit/s PON	76	64B/66B	Unidirectional
40GBASE-KR4	40 Gbit/s 4x backplane	84	64B/66B	Yes
40GBASE-CR4	40 Gbit/s 4x twinax	85	64B/66B	Yes
40GBASE-SR4	40 Gbit/s 4x fibre	86	64B/66B	Yes
40GBASE-LR4	40 Gbit/s 4λ fibre	87	64B/66B	Yes
100GBASE-CR10	100 Gbit/s 10x twinax	85	64B/66B	Yes
100GBASE-SR10	100 Gbit/s 10x fibre	86	64B/66B	Yes
100GBASE-LR4	100 Gbit/s 4λ fibre	88	64B/66B	Yes
100GBASE-ER4	100 Gbit/s 4λ fibre	88	64B/66B	Yes

NOTE 1 – These rows (in italics) are deprecated.

NOTE 2 – Noise transfer is not measured on a loop-timed interface.

NOTE 3 – 10GBASE-T may support dual master or master/slave clocking (i.e., unidirectional synchronous Ethernet).

## Appendix IV

### Considerations related to synchronous Ethernet over 1000BASE-T and 10GBASE-T

(This appendix does not form an integral part of this Recommendation)

Synchronous Ethernet requires the relevant synchronization parameters of the network elements (e.g., link selected as candidate synchronization reference, priority) to be configured according to the network synchronization plan.

The following discussion focuses on 1000BASE-T and 10GBASE-T, as for these interfaces the timing direction could become incompatible with the network synchronization plan due to the configuration of the master-slave relationship as defined by [IEEE 802.3].

NOTE – The following applies to unidirectional (from a synchronization viewpoint) interfaces. The application of similar rules to links in a ring where the timing chain might have to be reversed is for further study.

The following convention is used below:

- Clock master/slave: IEEE 802.3 master or slave state
- Sync master/slave: ITU-T G.8264 sync timing chain master or slave state

In order to allow the proper setting of SyncE over 1000BASE-T and 10GBASE-T links, the Ethernet PHY could be configured either with a manual configuration or via auto-negotiation.

If manual configuration is used, the operator must take care to correctly configure the clock master/slave setting of the PHY ports according to the network synchronization plan so that candidates for sync slaves are clock slaves and the sync master ports are clock masters. The use of manual configuration, if not properly done, may result in a failure condition and the consequent loss of the traffic connection to the equipment.

As an example, if by mistake both ends are forced to be masters, the result is a configuration fault (see Table 40-5 – 1000BASE-T MASTER-SLAVE configuration resolution table in [IEEE 802.3]).

If auto-negotiation is used, the previous potential issues are prevented by the network element thus avoiding the result of a link not working.

NOTE – In this case, even if the PHY ports are not configured according to the network synchronization plan, the auto-negotiation may fail to get working network synchronization (with no indication of such timing discrepancy) but it will not jeopardize the possibility of getting working Ethernet traffic, and subsequent actions are possible in order to correct the PHY port setting.

A possible sequence of steps to be followed when auto-negotiation is used is described below.

NOTE – It is assumed that these synchronous Ethernet interfaces are configured in synchronous operation mode:

1. All 1000BASE-T and 10GBASE-T ports must allow auto-negotiation.
2. Auto-negotiation is initiated:
  - In the case of 1000BASE-T, all ports shall be configured with Bit 9.12 = 0 (auto-negotiation – not forced). If a port is involved in the network synchronization plan, the port that should act as sync master must be configured with Bit 9.10 = 1 (Table 40-3 in [IEEE 802.3]) and the port that should act as sync slave must be configured with Bit 9.10 = 0. If details on the network synchronization plan are not available, ports should be configured with Bit 9.10 = 1. The configuration is done as per Table 40-5 in [IEEE 802.3] ("The device with the higher SEED value is configured as MASTER, otherwise SLAVE"). When details on the network synchronization plan are made available, having ports

with Bit 9.10 = 1 as the preferred default state allows the modification of Bit 9.10 on the sync slave side only, usually in the downstream data path (see item 4 below).

NOTE – Having ports with bit 9.10 = 0 as the preferred default state requiring the modification of the Bit 9.10 on the sync master side only, would give a similar result. This Recommendation suggests a default configuration for easier interoperability.

- In the case of 10GBASE-T, all ports shall be configured with Bit U11= 0 (see Table 55-11 in [IEEE 802.3]). If a port is involved in the network synchronization plan, the port that should act as sync master must be configured with Bit U13 = 1 (multiport device, see Table 55-11 in [IEEE 802.3]) and the port that should act as sync slave must be configured with Bit U13 = 0 (single port device, see Table 55-11 in [IEEE 802.3]). If details on the network synchronization plan are not available, ports should be configured with Bit U13 = 1.

When details on the network synchronization plan are made available, having ports with bit U13 =1 as the preferred default state allows the modification of the Bit U13 on the sync slave side only, usually in the downstream data path (see item 4 below).

NOTE – Having ports with bit U13 = 0 as the preferred default state requiring the modification of the Bit U13 on the sync master side only, would give a similar result. This Recommendation suggests a default configuration for easier interoperability.

3. The configuration of the network synchronization parameters in the node according to the network synchronization plan should be done and checked after the clock master/slave of the 1000BASE-T or 10GBASE-T ports has been completed. At this point, the links in the nodes that are clock slave can be configured as sync candidate (if the network synchronization plan requires it).
4. If the network synchronization plan is available only after the clock master/slave procedure has been completed, and if a 1000BASE-T or 10GBASE-T port is not the clock slave, but should be the sync slave candidate according to the network synchronization plan ("sync slave"), this port shall initiate a change clock direction (as part of the sync candidate configuration) by means of the tools defined in Table 40-3 (1000BASE-T) and Table 55-11 (10GBASE-T) of [IEEE 802.3]. In particular,

- In the case of 1000BASE-T, for this port, Bit 9.10 = 0
- In the case of 10GBASE-T for this port, Bit U13 = 0.

NOTE 1 – Any change in parameters for 802.3 auto-negotiation would force a reset of the interface, leading to link failure for a certain amount of time (variable up to a few seconds).

NOTE 2 – When these steps are not properly followed (e.g., some of the nodes have been manually configured), a specific alarm might be required in order to notify the operator to take necessary actions.

## Appendix V

### Considerations for measuring noise transfer for EEC-Option 2 clocks

(This appendix does not form an integral part of this Recommendation.)

The noise transfer of an EEC clock generally behaves as a second-order system. The main parameters that impact wander accumulation in the network are the transfer bandwidth and the allowable gain peaking.

A common method to measure noise transfer for Option 2 networks involves the use of TDEV measurements. Since clock tolerance is measured using a signal that meets the TDEV network limit, measuring the output TDEV will provide an indication of the filtering provided by the clock. Some consideration is needed to accommodate gain peaking. For the EEC-Option 2, the output TDEV is raised by approximately 2% to reflect the appropriate gain.

For example, the output TDEV shall not exceed the mask shown in Figure V.1 when the reference signal is at the noise level given by the TDEV tolerance mask specified in Figure 8 of this Recommendation.

The bandwidth of the clock is approximated by the breakpoint observable at 3 seconds observation time. Details for the approximate relationship between clock bandwidth and TDEV can be found in Appendix I of [ITU-T G.812].

Note, as per [b-ITU-T O.174], additional sources of measurement error may need to be considered if using this methodology to verify the transfer characteristics. According to O.174, the TDEV noise generation accuracy of the measurement equipment is only required to be 20%; therefore, the noise amplitude must be carefully calibrated before measuring the transfer function of the clock.

In some cases, the use of sinusoidal signals applied to the input and measured at the output may be suitable to determine the transfer characteristics of the clock, as is specified for Option I clocks. Given the transfer gain allowed in the equipment under test is only 2%; care should be taken with the test method and measurement equipment accuracy. The specification of this method is for further study. The output TDEV noise transfer mask for EEC-Option 2 clocks is given in Table 13 The resultant TDEV is shown in the mask of Figure 11.

## **Bibliography**

[b-ITU-T O.174]

Recommendation ITU-T O.174 (2009), *Jitter and wander measuring equipment for digital systems which are based on synchronous Ethernet technology.*

---